

Programm der Sitzung

14.-17. Apr. 2010

PANDA DAQT and FrontEnd Electronics Workshop, Rauschholzhausen Castle

FEE Development II

Rauschholzhausen Castle, Germany

<http://www.uni-giessen.de/uni/einrichtungen/Rauschholzhausen/about.html>

Do., 15. April

09:00

FEE Development II

Sitzung |

Ort: Rauischholzhausen Castle, Germany, <http://www.uni-giessen.de/uni/einrichtungen/Rauischholzhausen/about.html>

09:00–09:30 Uhr

High-Resolution 32 Channel TDC (< 10 ps RMS) Implemented in a FPGA.

Sprecher

Eugen Bayer

09:30–10:00 Uhr

Status Report of the GET4 TDC

Sprecher

Herr Harald Deppe

10:00–10:30 Uhr

96-channel 10-bit 50 MSPS ADC board with Gb output

Sprecher

Dr. Krzysztof Korcyl

10:30

11:00

FEE Development II

Sitzung |

Ort: Rauischholzhausen Castle, Germany, <http://www.uni-giessen.de/uni/einrichtungen/Rauischholzhausen/about.html>

11:00–11:30 Uhr

The HitDetection ASIC -- A self triggered transient recorder

Sprecher

Dr. Holger Flemming

11:30–12:00 Uhr

The APFEL ASIC Project -- Next Steps

Sprecher

Dr. Holger Flemming

12:30