



Aufbau und Inbetriebnahme eines Teststandes für die CBM-RICH Front-End-Elektronik

Thesis

zur Erlangung des akademischen Grades

M.Sc. Physik



der Fakultät Mathematik und Naturwissenschaften
Fachgruppe Physik
der Bergischen Universität Wuppertal

vorgelegt von

Urs Große-Rhode

urs.grosse-rhode@uni-wuppertal.de

4. Oktober 2022

1. Gutachter:

Prof. Dr. Karl-Heinz Kampert
Bergische Universität Wuppertal

2. Gutachter

Prof. Dr. C. Zeitnitz
Bergische Universität Wuppertal

Betreuer

Dr. Christian Pauly
Bergische Universität Wuppertal

Kurzfassung

Bei der aktuellen Entwicklung des RICH-Detektors für das CBM-Experiment steht der Einbau der Front-End-Elektronik kurz bevor. Um diese auf ihre Funktion zu testen, wurde ein Teststand und spezielle Hardware entwickelt. Im Laufe des Aufbaus wurde der dynamische Bereich der Auslekette vermessen und kann für weitere Untersuchungen verwendet werden. Hierbei zeigte sich ein nicht linearer Bereich, welcher aber außerhalb des Testbereiches lag. Nach Abschluss der Tests, wurden 10% der untersuchten Module als nicht sofort einsatztauglich klassifiziert. Diese Klassifizierung geschah durch realitätsnahe Überprüfung aller Front-End -Kanäle. Mangelhafte Elektronik zeigte hierbei auffälliges Verhalten und durchlief die vorgeschriebene Testroutine fehlerhaft. Die Anzahl der als funktionsfähig gelisteten Module reicht aus, um den Detektor vollständig zu bestücken.

Abkürzungen

- ADC** *Analog To Digital Converter*
- CBM** *Compressed Baryonic Matter*
- DIRICH** *DIRC RICH Front-End Modul*
- FAIR** *Facility for Antiproton and Ion Research*
- FPGA** *Field Programmable Gate Array*
- GSI** *Gesellschaft für Schwerionenforschung*
- HADES** *High-Acceptance Di-Electron Spectrometer*
- MAPMT** *Multi-Anoden Photomultiplier*
- MUCH** *Muon Chamber*
- mRICH** *mini Ring Imaging Cherenkov Detector*
- PCB** *Printed Circuit Board*
- RICH** *Ring Imaging Cherenkov Detector*
- TRB3** *Trigger Readout Board 3*

Inhaltsverzeichnis

Kurzfassung	
Inhaltsverzeichnis	iv
1 Der CBM-RICH-Detektor	1
1.1 Das CBM-Experiment	2
1.2 Der RICH-Detektor	5
2 Aufbau des Teststandes	7
2.1 Die CBM-RICH-Ausleseketten	7
2.2 Die CBM-Backplane	9
2.3 Der Teststand	10
2.4 Die Puls-Injektor-Platine	12
2.5 Testroutine	14
3 Vorbereitende Messungen	19
3.1 Impedanzanpassung	19
3.2 Signalsoptimierung für das DIRICH	22
3.3 Linearität der Ausleseketten	25
3.4 Reproduzierbarkeit der Messreihen	29
4 Resultate des Backplane-Tests	33
4.1 Ergebnisse	33
4.2 Fehlerursachen	35
5 Weitere Untersuchungen	37
5.1 Äußere Einflüsse auf den Aufbau	37
5.2 Symmetrien innerhalb der Testreihen	41
6 Zusammenfassung	47
Abbildungsverzeichnis	48
Tabellenverzeichnis	55
Appendix	57
A Zusätzliche Bilder	59
A.1 Zusätzliche Bilder für Kapitel 2	59
A.2 Zusätzliche Bilder für Kapitel 3	59
Literatur	67
Danksagung	69

Der CBM-RICH-Detektor

”Frühere Generationen waren absolut überzeugt, dass ihre wissenschaftlichen Theorien so gut wie perfekt seien, nur damit sich herausstellte, dass sie den Kern der Sache völlig verfehlt hatten.”

– Terry Pratchett, I. Stewart, J. Cohen, *Die Gelehrten der Scheibenwelt*

Die Frage nach den grundsätzlichen Mechanismen der Natur, war stets ein Grund die Grenzen der Erkenntnis zu erweitern. Nach bedeutenden Anstrengungen der letzten Jahrzehnte ist auch das *Compressed Baryonic Matter* (CBM) Experiment dazu bestimmt, unseren Horizont in diesem Gebiet zu erweitern. Damit dies auch gelingt, wird mit beachtlichem Aufwand jedes Bauteil und jede Zeile Computer-Code auf die letztendliche Aufgabe optimiert.

Diese Thesis übernimmt nun die Aufgabe, eine für die Auslese-Elektronik des Frond-Ends gefertigte Komponente zu überprüfen.

Die erfolgreich getesteten Komponenten sollen daraufhin zeitnah in den Detektor eingebaut werden. Damit soll eine reibungslose Inbetriebnahme gewährleistet werden.

Im Anschluss dieser Einleitung wird in Absch. 1.1 dem Leser ein Überblick über die Rahmenbedingungen dieser Thesis gegeben. Hierzu wird zunächst das Hauptexperiment CBM beschrieben. Die Zielsetzung dieses Experiments und seine Detektorgeometrie stehen hierbei im Vordergrund. Dies dient dazu den Detektor einzuleiten, welcher im Laufe dieser Arbeit eine zentrale Rolle spielt.

Als Teil des CBM Experiments wird in Absch. 1.2 danach der *Ring Imaging Cherenkov Detector* (RICH) Detektor beschrieben, welcher einen Bestandteil des Experimentes ist. Hierbei wird die Funktionsweise des Detektors erklärt, um ein Verständnis für das Zusammenspiel der Bauteile der späteren Tests zu legen.

Da für den Test der Frond-End Elektronik ein eigener Teststand gebaut wurde, wird dieser in Kap. 2 vorgestellt. Hierbei soll dem Leser die am Test beteiligten Geräte und Module erklärt werden.

Außerdem wird in Absch. 2.4 auch Hardware beschrieben, welche eigens für den Teststand entwickelt wurde.

Die Optimierung der neuen Hardware an den Teststand, sowie die Verifizierung der Reproduzierbarkeit soll in Kap. 3 vorgestellt werden. Die Qualität der folgenden soll damit Tests unterstrichen werden.

In Kapitel ?? soll dem Leser die Auswertung der Tests vorgestellt werden. In diesem Zuge werden auch die verschiedenen Ausfallkriterien genauer erörtert und die Ausfallrate soll diskutiert werden.

Eine Untersuchung weiterer Eigenschaften soll mit dem Kapitel 5 vorgestellt werden. Da mit dem Abschluss der Tests ein ausführlicher Datensatz zur Verfügung stand, bot es sich an diesen auch weiter zu betrachten. Zum Schluss soll dem Leser ein zusammenfassender Überblick gewährt werden, (Kap. 6) der auch einen Ausblick auf den weiteren Projektverlauf des CBM-Experiments darstellt.

1.1 Das CBM-Experiment

Prämisse des CBM Experiments ist es, Materie in extrem dichten Zuständen zu untersuchen. Diese findet man in der Natur vor allem in Neutronensternen oder ähnlichen astronomischen Objekten.

Eine weitere Motivation für dieses Unterfangen ist die Suche nach einem kritischen Punkt, Abb. 1.2, welcher das Ende eines Phasenüberganges darstellt. Um dieses Phasendiagramm zu erkunden wird beim CBM Experiment ein stationäres Ziel verwendet, welches mit Goldkernen beschossen wird. Dieses Design sorgt für eine hohe Rate an Teilcheninteraktionen. Bei einer solchen Schwerionenkollision werden eine große Anzahl an Sekundär und Tertiär-Teilchen produziert.

Durch die Quantität an erzeugten Teilchen und die Komplexität der zugrunde liegenden Physik, ist es nicht möglich, einfache Konditionen zu definieren, welche ein Ereignis für die spätere Auswertung interessant gestalten.

Diese Konditionen werden auch Trigger genannt. Überlicherweise wird ein Trigger auf die Teilchen-Multiplizität gesetzt. Hierbei ist die Multiplizität eine Größe, die ein gutes Mass für die Stoßparameter einer Schwerionen-Kollision darstellt.

Dies ist nicht die einzige Möglichkeit um interessante Ereignisse zu finden. Es wird bei CBM ein neues Verfahren genutzt, welches sich "freestreaming" nennt. Bei diesem selbstgetriggerten Verfahren werden alle aufgenommenen Signale, die sich im CBM Experiment finden lassen, vor Ort ausgewertet und verarbeitet. Hierzu werden Signale, welche mit simplen Konditionen gefunden werden, direkt an ein nahegelegendes Rechenzentrum weitergeleitet. Die eigentliche Auswertung direkt vor Ort statt . Damit dieses Verfahren bei diesen hohen Ereignisraten gut funktioniert, ist es unerlässlich, dass die gesammte Ausleseketten bis hin zum Rechenzentrum zuverlässig funktioniert.

Weitere interessante Teilchen, welche in diesem Detektore zu erwarten sind, werden als Elektron-Positron Paare bezeichnet und gehören zu der Familie der Leptonen. Diese entstehen hauptsächlich als Zerfallsprodukte von schwereren und Komplexeren Teilchen, welche man Vektormesonen nennt. Vektormesonen sind wiederum ein weiterer Bestandteil aus der Kollision von Goldkernen, welche bei CBM verwendet werden sollen.

Das Experiment selbst besteht aus acht unterschiedlichen Detektoren, welche in Abb. 1.3 zu erkennen sind. Hierbei ist anzumerken, dass CBM in zwei Betriebskonfigurationen betrieben werden kann. Der RICH und der *Muon Chamber* (MUCH) Detektor können ausgetauscht werden um unterschiedliche Aspekte der Schwerionenkollisionen zu untersuchen.

Nach dem Abschluss der konzeptionellen Designphase im Jahre 2020, befindet sich das Experiment seit 2021 im Aufbau und ist in Abb. 1.1 mit dem Beschleunigerring im Vordergrund gut zu erkennen. Aufgrund erheblicher Verzögerungen in Logistik und Produktion, wurde bereits mit der Arbeit an der Ausleseelektronik begonnen. Durch das genutzte freestreaming-Verfahren bildet diese das Herzstück der Anlage. Mit ihr steht und fällt die Präzision und somit auch die Aussagekraft des CBM-Experiments.



Abbildung 1.1 ♦ Luftbildaufnahme der Facility for Antiproton and Ion Research (FAIR) Baustelle nahe Darmstadt. Auf der rechten Seite wird der Beschleunigerring SIS100 gebaut. Detektorgebäude und Administration befindet sich links im Bild. Oben im Bild sind die Gebäude der Gesellschaft für Schwerionenforschung (GSI) zu sehen. [GSI22]

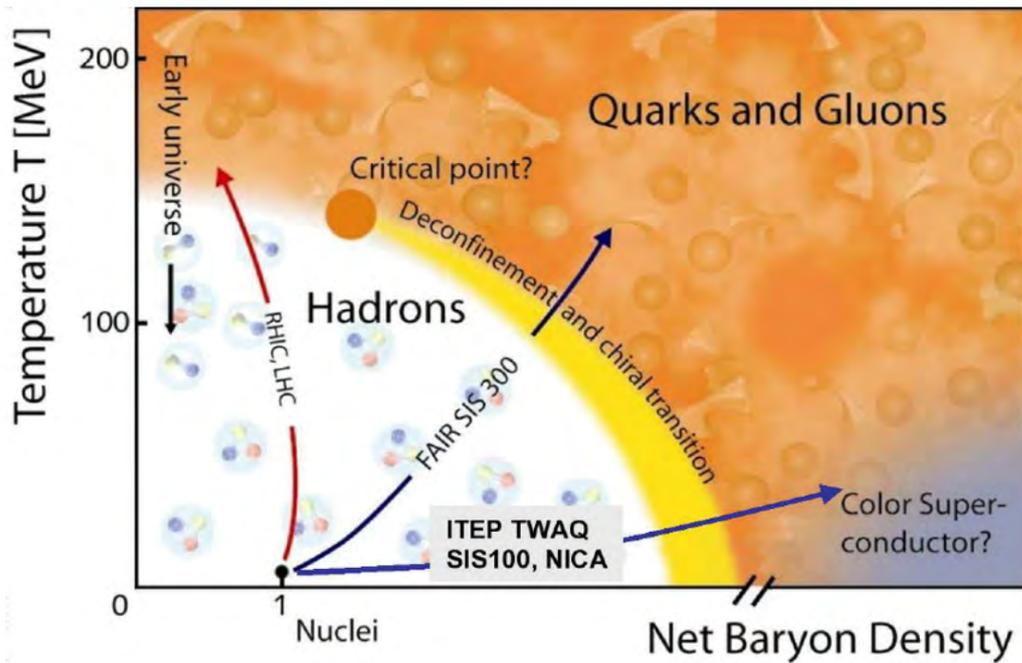


Abbildung 1.2 ♦ Darstellung möglicher Phasen der Kernmaterie und ihrer Übergänge. Hier eingezeichnet in Abhängigkeit zwischen Temperatur T und netto Baryonendichte. [Kre19]

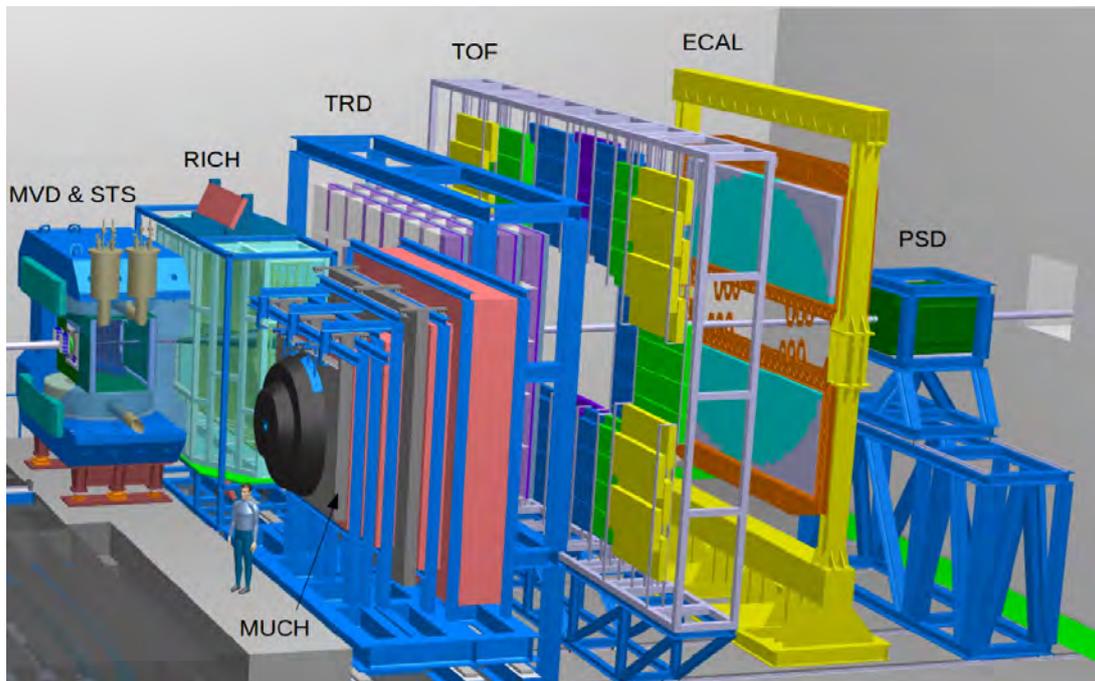


Abbildung 1.3 ♦ CAD-Entwurf des CBM Experimentes. Der Teilchenstrahl vom SIS100 Beschleuniger läuft hier von links ein. Der alternativ zum RICH verwendeten MUCH-Detektor ist vorne links im Bild auf seiner Parkposition zu sehen. [Kre19]

1.2 Der RICH-Detektor

Um Leptonen aus den Kollisionen zu identifizieren, sitzt der RICH als zweiter Detektor hinter dem Kollisionspunkt. Für diese Aufgabe nutzt der RICH Detektor seinen Namen nach dem Cherenkov-Effekt. Hierbei wird elektromagnetische Strahlung erzeugt, wenn sich ein geladenes Teilchen in einem Medium schneller bewegt als die Lichtgeschwindigkeit in besagtem Medium. Schematisch ist dies in Abb. 1.4 aufgezeigt, wobei sich das geladene Teilchen entlang der X-Achse bewegt und dabei isotrop an jedem Punkt der Bahn elektromagnetisch abstrahlt. Die Lichtgeschwindigkeit in einem Medium kann wie folgt ausgedrückt werden.

$$c_n = \frac{c}{n} \quad (1.1)$$

Wobei c die Lichtgeschwindigkeit im Vakuum darstellt und n den Brechungsindex, welcher im Vakuum $n = 1$ ist. Ein geladenes Teilchen im Vakuum emittiert keine Strahlung. Beim Eintritt in ein dielektrisches Medium werden die Atome des Mediums polarisiert und es kommt zur charakteristischen Cherenkov-Strahlung.

$$\cos(\theta_c) = \frac{c_n}{v} = \frac{1}{\beta n} \quad (1.2)$$

Schlussendlich lässt sich mit Formel. 1.2 ein Zusammenhang zwischen der Geschwindigkeit und dem Abstrahlwinkel beschreiben. Somit kann die Energie und die Richtung eines Teilchens bestimmt werden. Hierzu ist der Detektor mit Kohlenstoffdioxid gefüllt. Dieses Medium nennt man Radiator. Es wurde Kohlenstoffdioxid gewählt, weil sein geringer Brechungsindex den Cherenkov Effekt erst bei schnellen Elektronen erlaubt. Für schwere Teilchen, angefangen beim Pion, reicht die verfügbare Energie aus der Kollision nicht aus um Cherenkov Strahlung zu erzeugen. Das gewählte Medium ermöglicht also eine effiziente Identifizierung von Elektronen. Das im Radiator entstandene Cherenkov-Licht wird dann in Strahlrichtung emittiert und von zwei Spiegeln reflektiert, siehe Abb. 1.5. Diese Reflektionen treffen danach auf eine der beiden Kameras des RICH und werden mit Photomultipliern detektiert. Diese sind in der Lage kleinste Mengen Licht zu detektieren. Insgesamt werden an die tausend Photomultiplier verbaut, um eine präzise Event-Erfassung zu ermöglichen. Da in den Kollisionen sehr viele Leptonen entstehen, wird die zugrunde liegende Ausleselektronik auf hohe Datenraten optimiert. Um alle Komponenten vor dem eigentlichen Betrieb des acCBM zu testen, wurde ein Tochter-Experiment ins Leben gerufen. Mit dem *mini Ring Imaging Cherenkov Detector* (mRICH) [17] sollen alle Bauteile und Verfahren des RICH unter realen Bedingungen vorab im Strahlbetrieb untersucht werden.

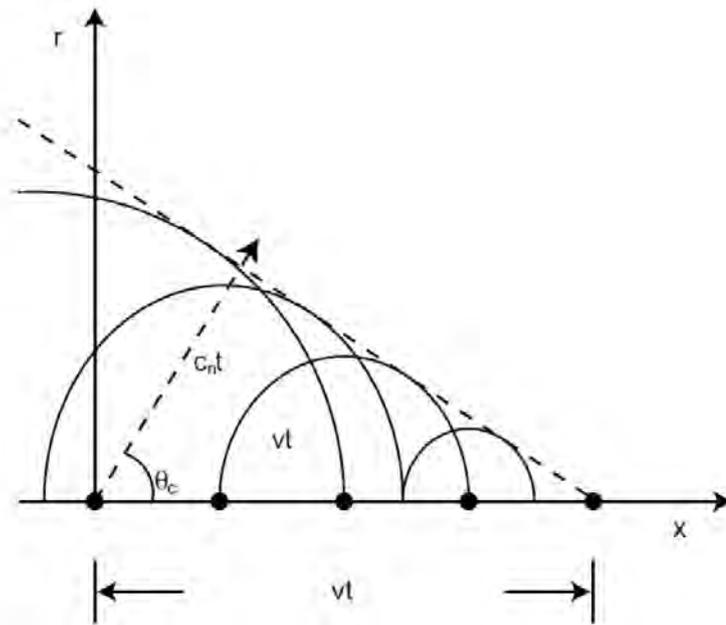


Abbildung 1.4 ♦ Skizze zur Entstehung des Cherenkov Lichts. Das geladene Teilchen bewegt sich entlang der x -Achse und emittiert dabei Licht, angedeutet durch die Halbkreise. Der Winkel der Wellenfront kann dabei in Abhängigkeit zur Geschwindigkeit dargestellt werden. [Kre19]

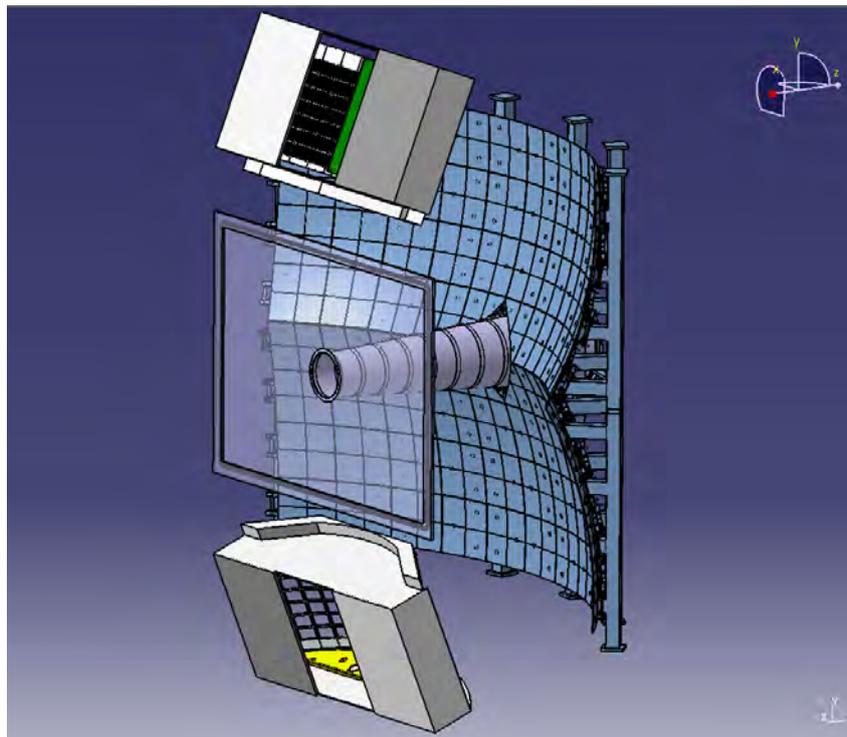


Abbildung 1.5 ♦ Technisches Design des RICH aus dem Jahr 2013. Teilchen aus den Kollisionen laufen hier von links ein. In blau sind die Spiegel zur Reflektion des Cherenkov-Lichts eingezeichnet. Die Kammer ist in gelb dargestellt, mit einer Halterung in braun. [Pfe22]

Aufbau des Teststandes

*“Manche Menschen würden alles tun, um zu sehen, ob es möglich ist, es zu tun. Wenn man irgendwo in einer Höhle einen großen Schalter aufstellt, auf dem ein Schild steht
'Ende-der-Welt-Schalter! BITTE NICHT BERÜHREN', hätte die Farbe nicht einmal Zeit zu trocknen.”*

– Lu Tze, *Der Zeitdieb*

Dieses Kapitel befasst sich mit dem Aufbau des Teststandes und seiner Komponenten. Hierbei werden die Bestandteile der CBM-Front-End-Elektronik vorgestellt. Es soll ein grundlegendes Verständnis für die komplexen Bauteile geschaffen werden, da ihr Zusammenspiel einen wichtigen Bestandteil dieser Arbeit darstellt. Die gefundenen Eigenschaften und Sonderfunktionen werden im nächsten Kapitel erläutert.

2.1 Die CBM-RICH-Ausleseketten

Die aus fünf Komponenten bestehende CBM-RICH-Ausleseketten stellt das Kernstück der Front-End-Elektronik dar. Für einen vereinfachten Überblick wurde diese in Abb. 2.1 skizziert. Lichtimpulse werden von *Multi-Anoden Photomultiplier* (MAPMT) detektiert, welche als blaues Dreieck eingezeichnet sind. Diese senden einen elektrischen Impuls aus. Von diesen MAPMT sind sechs Stück auf der in rot eingezeichneten Backplane installiert.

Um die Signale, welche von den MAPMT kommen auszulesen, werden *DIRC RICH Front-End Modul* (DIRICH)-Auslesemodule benutzt. Diese erste Auslestufe ist als gelbes Rechteck eingezeichnet. Insgesamt werden zwölf DIRICH-Module auf eine Backplane gesteckt.

Diese speziell für den RICH-Detektor entwickelten Bauteile, sind auf hohe Eventraten ausgelegt und unterscheiden sich in einigen wichtigen Punkten von bisher üblicher Detektorelektronik. Das Hauptunterscheidungsmerkmal ist das Fehlen eines *Analog To Digital Converter* (ADC) Konverters. Stattdessen wird die Zeit über einem Schwellenwert bestimmt, woraus sich die Signalamplitude abschätzen lässt.

Für diese Messung erhält jedes DIRICH von einem Combiner-Modul ein Trigger-signal. Diese Signal hatte eine Frequenz von 10 kHz und ist für den Betrieb der

Ausleseketten unerlässlich. Dieses Modul bezeichnen wir im Folgenden auch als Kommunikations-Modul, da es zudem alle DIRICH-Funktionen ansteuert. Von diesem Modul, in gelb eingezeichnet, wird auf jeder Backplane eines verwendet. Eine Kamera besteht aus mehr als einer Backplane und so wird jede Backplane mit einem *Trigger Readout Board 3* (TRB3) angesteuert. Dies geschieht über ein Glasfaser-Kabel mit mehreren Gigabit Bandbreite. Dies reduziert den Materialverbrauch und ist auch deutlich schneller als ein Kupferkabel.

Nun ist zu erkennen, dass die Backplane nicht nur physisch, sondern auch konzeptionell mehrere Komponenten zusammenführt. Der Einbau von fehlerfreien Backplanes stellt somit einen substanziellen Aspekt für den reibungsfreien Betrieb des RICH dar. Das Austauschen der Backplanes nach der Fertigstellung des Detektors ist nahezu ausgeschlossen, da dieser gasdicht verschlossen werden muss. Die Öffnung dieses Vessels würde unweigerlich eine Belastung anderer Komponenten darstellen.

Grundlegendes Konzept für die Tests der Backplane ist die Untersuchung unter praxisnahen Konditionen. Hierzu sollen alle Kanäle der Backplane gleichzeitig unterucht werden. Da dies aus mehreren Gründen nicht mit MAPMT zu realisieren ist, wurde eine andere Lösung entwickelt, welche im Verlauf dieser Arbeit vorgestellt wird.



Abbildung 2.1 ♦ Skizze der CBM-RICH-Ausleseketten. In blau ist die Sensorik eingezeichnet. Die Hauptplatine ist in rot und die Ausleseelektronik wird in gelb dargestellt. Mit einer grünen Umrandung sind alle Komponenten eingezeichnet, welche durch eine Steckverbindung verknüpft sind.

2.2 Die CBM-Backplane

Als Kernstück der Front-End-Elektronik kombiniert die Backplane vier verschiedene Module miteinander. Hierzu zählen die bereits vorgestellten Komponenten der Auslekette. Dazu kommt eine Spannungsversorgung, welche einerseits das Auslesemodule, die DIRICH-Module und die MAPMT mit Strom versorgt, siehe Abb. 2.2. Die MAPMT sind auf der Vorderseite aufgesteckt. Auf der anderen Seite findet sich ganz links die Spannungsversorgung. In einer Doppelreihe in der Mitte befinden sich die DIRICH Module. Ganz rechts ist das Kommunikationsmodul zu finden.

Wie in Abb. 2.3 zu sehen, fungiert die Backplane zudem als Teil des Dichtungssystems innerhalb der Kamera. Dazu wird die Backplane auf eine Maske aufgeschraubt, die eine gummierte Nut besitzt. Um ein gasdichtes System zu bilden, werden die Backplanes mit 16 Schrauben und festgesetztem Drehmoment angezogen.

Insgesamt werden 98 Backplanes in einer Kamera montiert. Somit werden 196 Einheiten für den gesamten Detektor benötigt. Die zu testende Lieferung beträgt 230 Einheiten. Ein Ausfall von 34 Einheiten ist somit akzeptabel. Dies entspricht einer Rate von 14 %.



Abbildung 2.2 ♦ Rückseitige Ansicht der Front-End-Elektronik. Auf der linken Seite ist das Modul für die Spannungsversorgung, mit einem 3-Pin-Anschluss oben, einem 24-Pin-Anschluss in der Mitte und einem Hochspannungsanschluss unten. In Zweierreihen in der Mitte sind die DIRICH-Auslesemodule. Ganz rechts ist das Kommunikationsmodul mit zwei Ethernet- und einem Glasfaser-Anschluss.[GSI22]



Abbildung 2.3 ♦ *Frontansicht der RICH-Kamera, welche zur Zeit an der Uni Wuppertal entwickelt wird. Im Vordergrund sind mehrere MAPMTs zur Photonen-Detektion zu sehen. Dahinter das Kernmodul der Front-End-Elektronik, auch Backplane genannt. Im Hintergrund der gefräste Aluminiumrahmen mit Platz für bis zu 98 Backplanes. [Pfe22]*

2.3 Der Teststand

Um die Eigenschaften der Backplane zu untersuchen, wurde eine Halterung gedruckt, welche es ermöglicht, die Backplane mit allen DIRICH-Auslesekomponenten zu bestücken, siehe dazu Abb. 2.5. Eine ähnliche Form der Halterung wird in der Kamera als Teil des Kühlungskonzeptes verwendet.

Das zugrunde liegende Konzept des Teststandes besteht darin, in alle Kanäle der Backplane einen realitätsnahen Puls einzuspeisen.

Um die Aufteilung von einem Puls aus einem Signalgenerator in alle Kanäle zu realisieren, wurde ein analoger Signal-Vervielfältiger verwendet. Dieser teilt den Ursprungspuls in zwölf Ausgänge auf.

Der sterile Ursprungspuls und die vervielfachten Pulse werden beide auf einem Oszilloskop dargestellt und dienen dem Monitoring. Nachdem das Signal auf zwölf Ausgänge aufgeteilt wurde, wandert es in eine Puls-Injektor-Platine.

Diese Neuentwicklung dient dazu, eine Vervielfachung von 32 zu erzielen, sodass alle 384 Kanäle der Backplane angesteuert werden können. Dieses Bauteil wird im Detail in Absch. 2.4 beschrieben.

Alle eingespeisten Pulse sollen nun die Backplane durchlaufen und im Anschluss von den DIRICH-Modulen ausgewertet werden. Hinter den DIRICH-Modulen hängt der Rest der bereits beschriebenen Ausleseketten.

Für einen Testdurchgang wird die Backplane aufrecht eingespannt. Die zuvor beschriebenen Komponenten werden von links und rechts auf ihre Steckplätze gesteckt. Die Puls-Injektor-Platinen werden von der linken Seite aufgesteckt. DIRICH-Module, Spannungsversorgung und Kommunikationsmodul von rechts. Alle Module sind nummeriert und werden für jeden Testdurchlauf an den gleichen Steckplatz gesteckt, damit die Tests reproduzierbar bleiben. In der Ka-

mera werden alle Komponenten mit Luft gekühlt, weshalb unter den DIRICH-Modulen ein Lüfter montiert wurde, welcher die Temperatur der Elektronik während der Messungen konstant hält.

Somit kann eine Backplane unter realen Bedingungen getestet werden. Durch die simultane Einspeisung aller Kanäle können zudem Übersprungsverhalten zwischen den Kanälen und generelle Tendenzen untersucht werden.

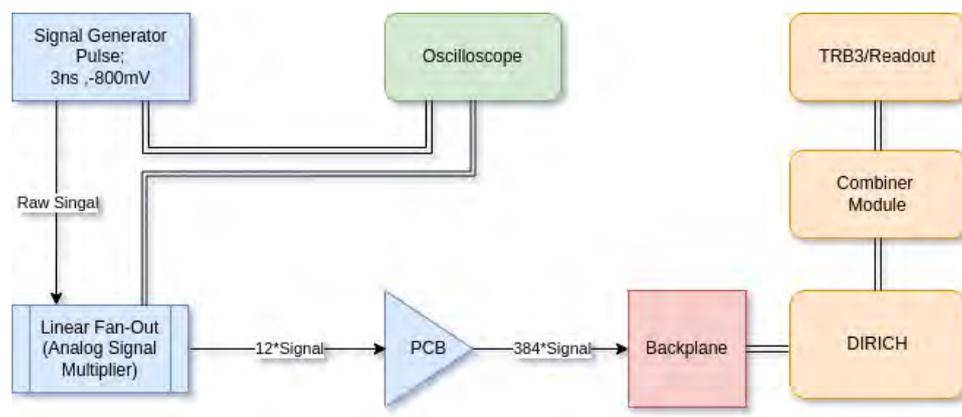


Abbildung 2.4 ♦ Grundkonzept des Teststandes. Geräte für die Signalverarbeitung sind blau, die Front-End-Elektronik ist rot, die Datenauslese und -verarbeitung sind orange und die Geräte für die systemische Überwachung sind grün.

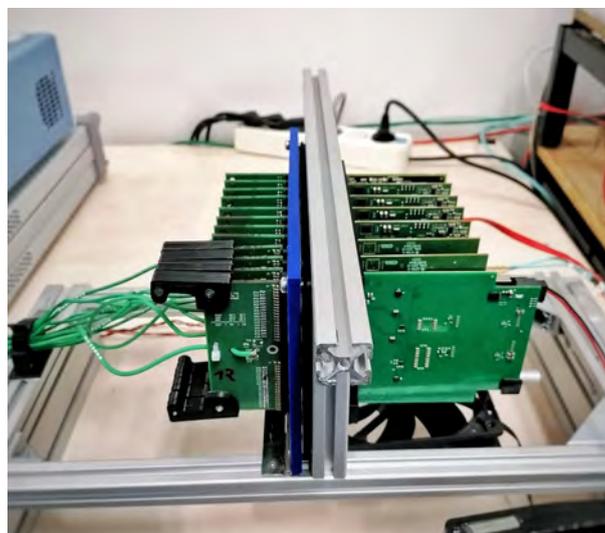


Abbildung 2.5 ♦ Aufbau des Backplane-Teststandes, mit Puls-Injektor-Platinen auf der linken und DIRICH-Modulen auf der rechten Seite. Die mit dem 3D-Druckverfahren hergestellte Halterung ist in blau in der Mitte zu sehen. Der Lüfter zur Kühlung der DIRICH-Module ist unter dem Teststand ersichtlich.

2.4 Die Puls-Injektor-Platine

Wie bereits erwähnt, wurde im Rahmen dieser Arbeit eine Puls-Injektor-Platine entwickelt, damit alle Kanäle der Backplane gleichzeitig angesteuert werden können. Im Verlauf dieser Arbeit wird die Puls-Injektor-Platine einfachheitshalber auch *Printed Circuit Board* (PCB) genannt.

Die Abb. 2.6 zeigt die CAD-Darstellung des PCB mit übereinanderliegenden Anschlusssteckern. Hierbei wurden zwei 36-Pin-Stecker verbaut, wobei die unteren vier Pins nicht verbunden sind. Diese versorgen auf der MAPMT Seite der Backplane zwei übereinander liegende Stecker. Da zwei der sechs MAPMT auf der Backplane um 180° verdreht aufgesteckt sind, müssen auch vier der PCB umgekehrt aufgesteckt werden. Dies verändert jedoch nur die Geometrie und hat keinen Einfluss auf den Schaltplan des PCB

Rechts neben den Steckern sieht man eine Reihe Widerstände, welche zur Signalaufteilung genutzt werden. Um die Aufteilung des Signales in 32 Kanäle zu ermöglichen, wird das Eingangssignal über mehrere Spannungsteiler aufgeteilt. Wie in Abb. 2.7 auf der rechten Seite zu sehen, wurden dazu zwei verschiedene Widerstände verbaut. Dies dient dazu, dass resultierende Ausgangssignal zwischen einer hohen und niedrigen Pulsstärke alternieren zu lassen.

Die Idee dahinter ist, dass sich so ein Übersprungverhalten innerhalb der Backplane einfacher klassifizieren lässt. Somit würde sich ein entprechernder Effekt bei einem Test in zwei benachbarten Kanälen sehr deutlich abzeichnen. Folglich könnte dieses Fehlverhalten noch gezielt untersucht werden.

Auf der Anschlussseite der Backplane koppelt das PCB an die anderen Module der Backplane. Diese sind hauptsächlich die DIRICH-Module und das PCB muss darauf ausgerichtet sein, damit Reflektionen oder Ähnliches unterdrückt werden.

Um das PCB an die $50\ \Omega$ Impedanz der DIRICH anzupassen, ist auf der linken Seite der Abb. 2.7 ein Nebenwiderstand eingebaut. Im Schaltplan ist dieser für ideale Bedingungen berechnet und muss an die realen Gegebenheiten angeglichen werden. Diese Anpassung wird in Absch. 3.1 beschrieben.

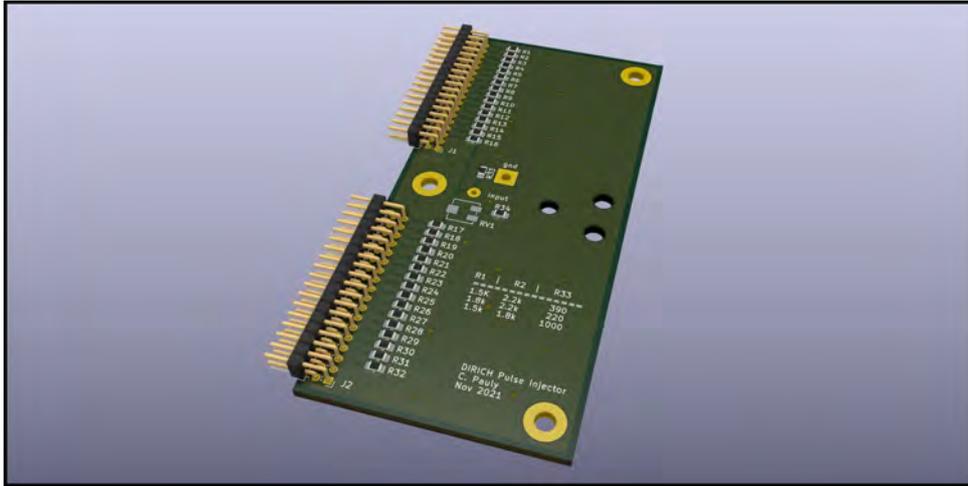


Abbildung 2.6 ♦ CAD-Ansicht der Puls-Injektor-Platine. Auf der linken Seite befinden sich zwei 16-Pin-Stecker für die MAPMT-Anschlüsse. In der Mitte sind die Spannungsteiler zu sehen, welche den Puls auf 32 Kanäle aufteilen. Neben den Spannungsteilern ist der Nebenwiderstand für den Impedanzabgleich. Rechts sind die Montagepunkte eingezeichnet, welche für weitere Bauteile wie z. B. Haltegriffe genutzt werden können.

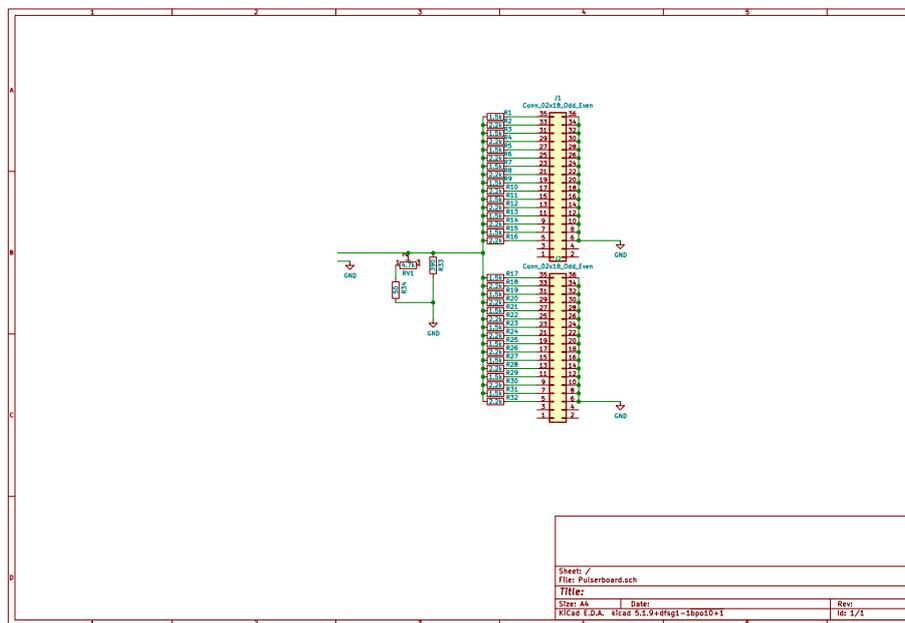


Abbildung 2.7 ♦ Schaltplan der Puls-Injektor-Platine. Das Puls des Generators läuft von links ein und wird über die Nebenwiderstände an die DIRICH-Impedanz angepasst. Auf der rechten Seite findet die Aufteilung des Pulses in zwei alternierende Pulsstärken statt. Man beachte, dass die unteren Pins der MAPMT nicht angeschlossen sind. Diese werden im Detektor als Spannungsversorgung der MAPMT verwendet.

2.5 Testroutine

Für die Auswertung der Backplanes wird ein Python-Skript verwendet, welches im Rahmen dieser Arbeit geschrieben wurde. Ein Ausschnitt hiervon ist in Absch. A.1 zu sehen. Als erstes werden für die Startsequenz alle auf der Backplane befindlichen Module initialisiert.

Jedes Bauteil hat eine eigene Identifikation und im Laufe der Startsequenz wird geprüft, ob auch alle Identifikationen mit einer gespeicherten Liste übereinstimmen. Im nächsten Schritt werden die Temperaturen aller Module abgefragt und in einer Textdatei gespeichert. Falls ein Bauteil bei einem Test zu heiß war, kann dies hier nachvollzogen werden. Durch den Lüfter unterhalb des Aufbaus ist die Temperatur aller Komponenten konstant und es muss keine Aufwärmphase in Betracht gezogen werden.

Im nächsten Schritt wird überprüft, ob auch alle Bauteile, welche im Aufbau zu erwarten sind, auch wirklich initialisiert wurden. Falls hier ein Fehler auftritt, wird die Startsequenz abgebrochen und die Module werden von Hand erneut eingesteckt. Falls dieser Fehler mehrfach auftritt, kann in der Textdatei zur Startsequenz das fehlende Modul gefunden werden. Die Backplane wird bei einem solchen Fehler als mangelhaft in die Datenbank eingetragen, mit dem fehlenden Modul als Kommentar zur späteren Untersuchung. Sollte die Startsequenz erfolgreich sein, findet der eigentliche Test statt. Hierbei wird zunächst geprüft, ob auch in jedem DIRICH ein Triggersignal ankommt, welches vom Kommunikationsmodul an jedes DIRICH gesendet wird. Falls dies nicht in jedem DIRICH vorhanden ist, wird die Backplane als mangelhaft gekennzeichnet. Für den folgenden Scan wird ein Programm verwendet, welches von Jörg Förtsch für einen ähnlichen Zweck geschrieben wurde. Hierbei werden die Schwellenwerte von allen 386 Kanälen untersucht. Die Schwellenschwelle ist der Punkt, an dem das eingehende Signal in Abhängigkeit zur Schwellenspannung einbricht; es wird auch Threshold genannt.

Veranschaulicht ist dies in Abb. 2.8. Für den Test wird die Schwellenspannung in einem Kanal des FPGA in 5 mV Schritten erhöht, bis die Signalrate in dem jeweiligen Kanal abbricht. Der Punkt an dem Rate und x-Achse sich kreuzen bezeichnet man als Signalschwelle. In Abb. 2.8 ist dies bei circa 690 mV zu sehen.

Bei einigen Test wird auch das elektronische Rauschen untersucht. Die Rauschbandbreite ist in Abb. 2.8 auf der linken Seite zu sehen. Sie ist die halbe Breite der Rate von 0 mV bis hin zum 10 kHz-Plateau bei ungefähr 10 mV. Die Rauschbandbreite wird in einem eigenen Scan, unabhängig zur Signalschwelle untersucht. Ist ein Kanal nun fehlerhaft und die Pulse des PCB kommen nicht korrekt am DIRICH an, so ist die Rate extrem klein oder verschwindet komplett. Auch die Rauschbandbreite ist deutlich erhöht.

Für die Tests der Backplanes wird hauptsächlich die Signalschwelle verwendet. Dies erlaubt die einfache Klassifizierung der Backplanes. Bei einem einzigen auffälligen Kanal ist eine Backplane bereits als fehlerhaft zu bezeichnen und die wird als mangelhaft mit dem fehlenden Kanal in die Datenbank eingetragen.

Wurde eine Backplane nun ohne Fehler getestet, wird sie als funktionsfähig in die Datenbank eingetragene. Die Startsequenz wird als Textdatei gespeichert,

der Scan wird als ROOT-Datei und als Bild-Datei hinterlegt. Somit gibt es zu jeder erfolgreich untersuchten Backplane eine Testhistorie, die jederzeit nachvollzogen werden kann.

Um alle Tests vergleichbar zu halten wurde eine ausführlich getestete Backplane als Referenz ausgewählt. Die Werte dieser Backplane wurden in jedem Test eingezeichnet, um einen manuellen Abgleich zu schaffen. Dieser ermöglicht es eine fehlerhafte Backplane schnell zu identifizieren. Die vom Test erstellte Grafik, als Beispiel in Abb. 2.9 zu sehen, zeigt in pink die Referenzwerte und als Histogramm die Schwellenwert-Scans für jeden Kanal. Gut zu sehen sind die alternierenden Thresholdwerte in den einzelnen Kanälen, welche aus dem PCB-Konzept resultieren.

Es ist somit möglich, ein defektes Bauteil wie in Abb. 2.10 schnell zu identifizieren. Hier zeigt sich eine deutliche Differenz zwischen dem Referenzwert und dem Signalschwellenscan. Anzumerken ist, dass grundlegende Einstellungen der Referenz-Backplane für jeden Scan geladen werden. Dies minimiert den systematischen Fehler aus der Testroutine und sorgt für eine allgemeine Vergleichbarkeit.

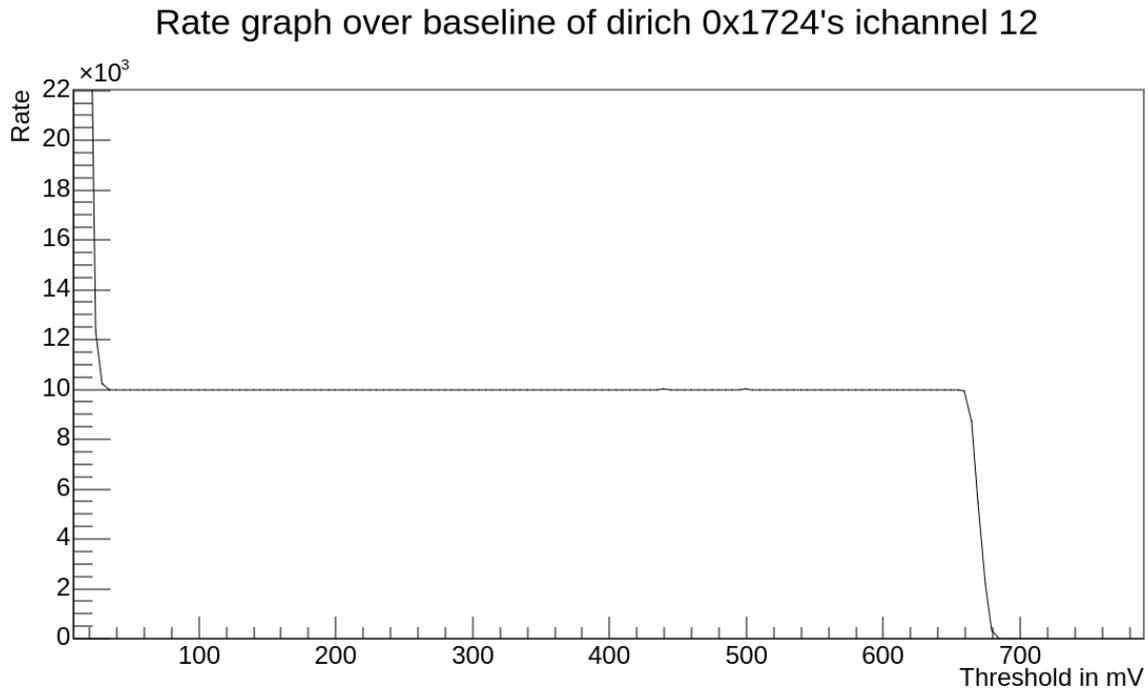


Abbildung 2.8 ♦ *Plot des Signalschwellenwertscans für den Kanal 12 im DIRICH 0x1724. Aufgetragen ist hier die gemessene Rate des Triggersignals gegen die Schwellenspannung im Field Programmable Gate Array (FPGA). Links fällt die Rate auf ein Plateau und bildet damit die Rauschbandbreite. Rechts bricht die Rate ab 680 mV ein. Die Signalschwelle ist der Punkt, an dem die Rate komplett verschwindet.*

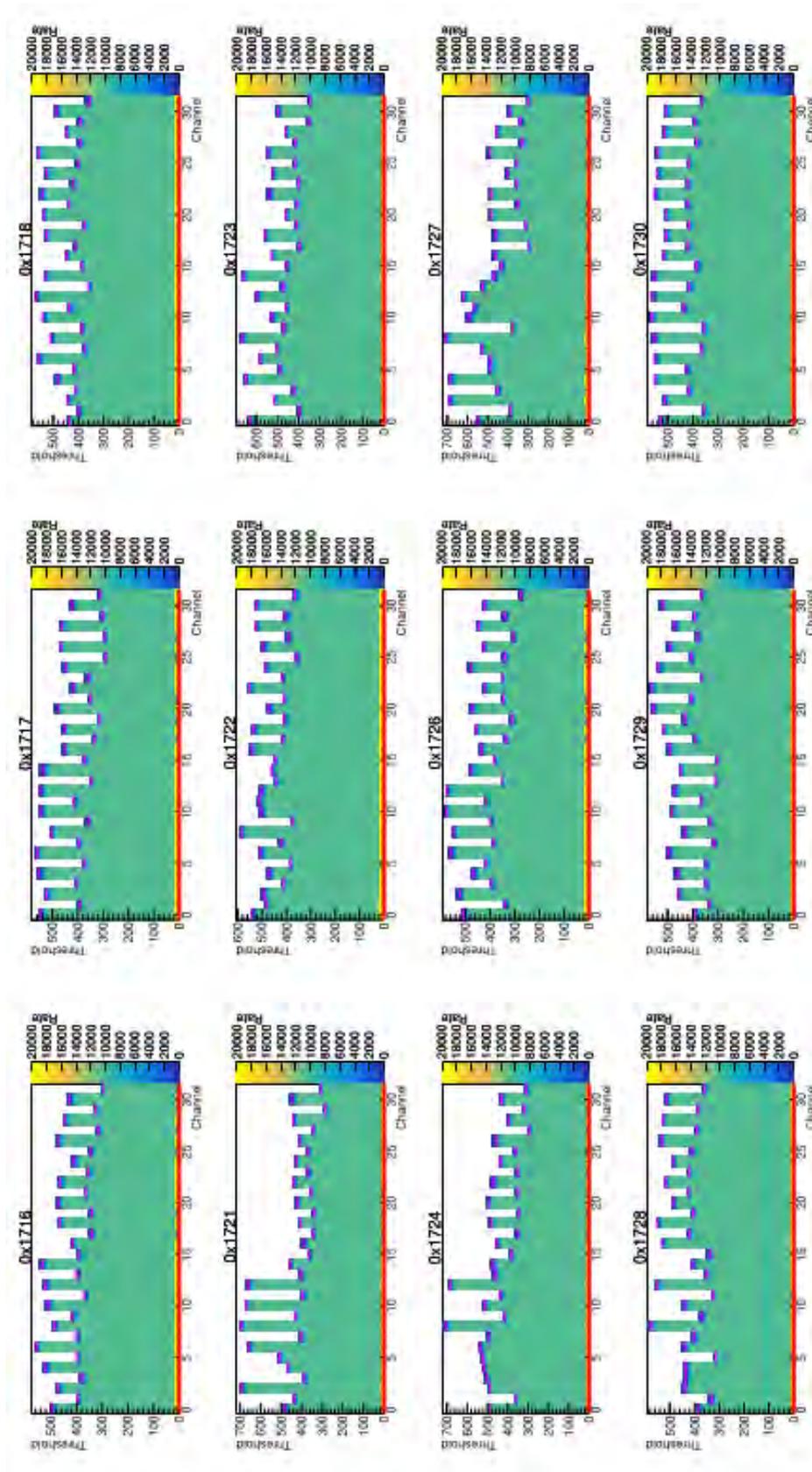


Abbildung 2.9 ♦ Darstellung der Signalschwellen-Histogramme eines erfolgreichen Tests, mit allen am Test beteiligten DIRICH. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Für jedes DIRICH sind alle 32 Kanäle eingezeichnet. In pink ist die Referenz-Backplane eingezeichnet. Die alternierenden Kanäle resultieren aus dem Design des Pulser-Boards.

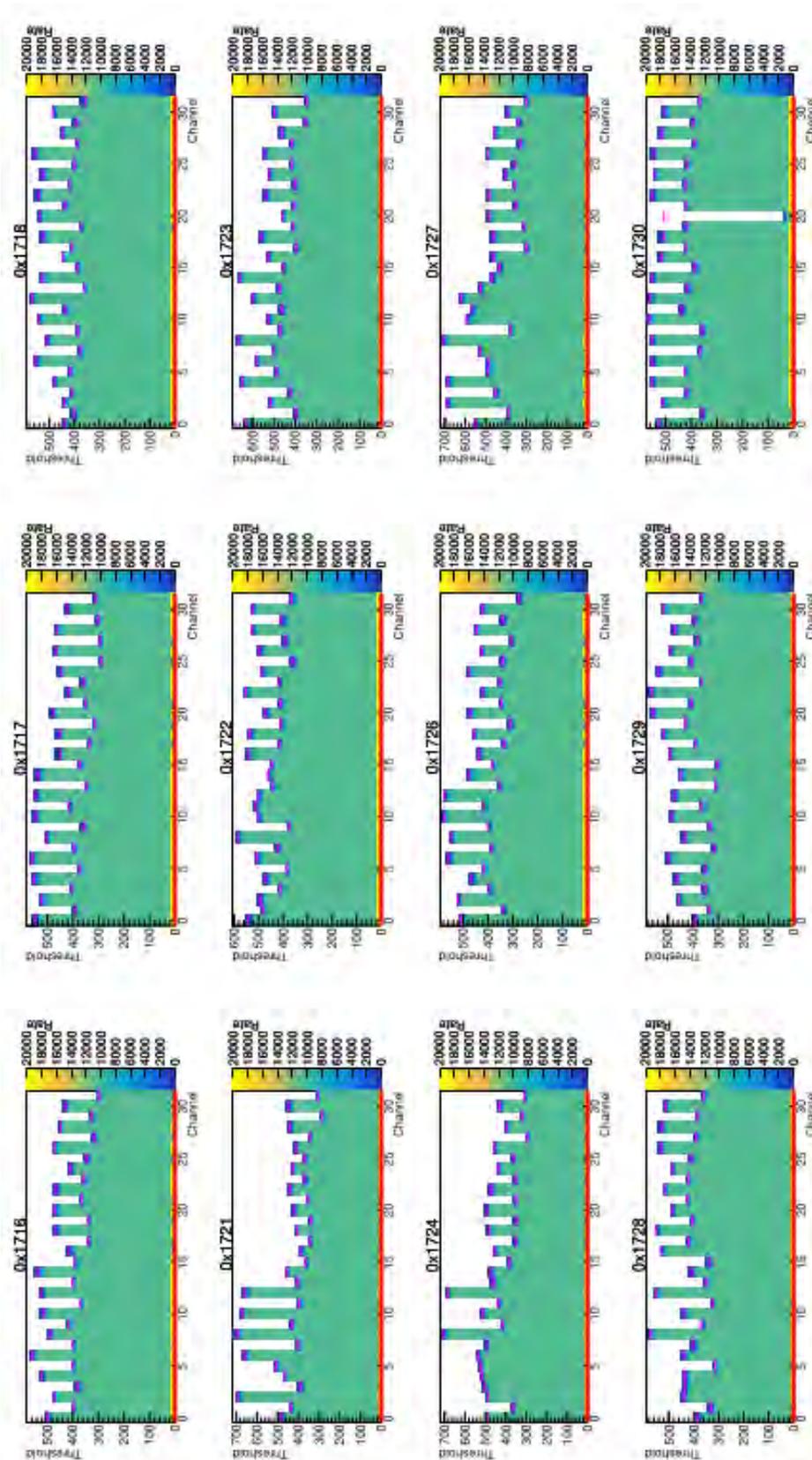


Abbildung 2.10 ♦ Darstellung der Signalschwellen-Histogramme eines fehlerhaften Tests. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Auf der unteren rechten Seite im Histogramm des DIRICH 0x1730 ist ein fehlender Kanal zu sehen. Der Kanal mit der Nummer 20 zeichnet sich deutlich von der Referenz in pink ab.

Vorbereitende Messungen

*“Es ist immer noch magisch,
auch wenn man weiß, wie es gemacht wird.”*

– Tiffany, *Ein Hut voller Sterne*

Nachdem alle für den Teststand relevanten Bauteile beschrieben wurden, ist es nun an der Zeit diese aufeinander abzustimmen. Hierbei soll ein besonderer Fokus auf das Zusammenspiel zwischen der neu entworfenen Puls-Injektor-Platine und dem DIRICH geworfen werden. Das folgende Kapitel befasst sich darum mit der Optimierung der Puls-Injektor-Platine am Teststand.

3.1 Impedanzanpassung

Für die Anpassung des PCB an die Impedanz des DIRICH, wurde ein Pulssignal gewählt, welches in seiner Steigzeit und Pulsdauer einem realen Signal aus einem MAPMT entspricht. Der in Abb. 3.1 gewählte Puls wird zudem in einem Takt eingespeist, welcher auch im Detektor zu erwarten ist.

Es entspricht dabei genau der Rate des Triggersignals, welches über das Kommunikations-Modul eingespeist wird.

Vor der Nutzung eines linearen Signalvervielfachers, wurden alle PCB direkt an den Signalgenerator angeschlossen. Der Signalgenerator ist zum einen nur auf einen einzelnen Anschluss von $50\ \Omega$ ausgelegt.

Andererseits werden am geschlossenen Ende eines jeden PCBs Signale reflektiert, die wiederum in die Anschlüsse der anderen PCB geleitet werden. Das macht die Unterscheidung zwischen Eingangssignal und Reflektion nahezu unmöglich.

Somit wurde zur Lösung dieses Problems ein linearer Signalvervielfacher verwendet. Dieser teilt den Puls aus dem Signalgenerator in zwölf einzelne Ausgänge. Dies sorgt außerdem dafür, dass alle Ausgänge entkoppelt sind und nur ein PCB jeweils angepasst werden muss. Somit sieht ein PCB nur seine eigenen Signalreflektionen.

Um diese Reflektionen zu minimieren, wurde statt dem errechneten Widerstand zunächst ein Potentiometer verbaut. Durch seinen variablen Widerstand lässt sich der optimale Wert für die Impedanzanpassung finden. Zur Vermessung der Reflektionen wurden alle PCB und alle DIRICH in die Backplane eingesteckt.

Das Signal eines PCB wurde dann nach dem Fan-Out abgegriffen und mit einem Oszilloskop visualisiert. Daraufhin wurde mit dem Potentiometer der optimale Widerstand eingestellt.

Die entsprechende Messung ist in Abb. 3.2 aufgetragen. Hierbei ist der gelbe Graph die Messung mit einem Impedanzabgleich von $0\ \Omega$. Der Graph in weiß ist der Impedanzabgleich von $420\ \Omega$ als Nebenwiderstand. Hierbei ist der Nebenwiderstand $30\ \Omega$ größer als ursprünglich berechnet. Somit hat der Eigenwiderstand der Backplane einen durchaus signifikanten Effekt auf den Impedanzabgleich. Die Reflektion bei $14\ \text{ns}$ entspricht der Kabellänge, welche für das PCB verwendet wurde. Diese ist auf eine Länge von $7\ \text{ns}$ gekürzt und entspricht der halben Laufzeit der Reflektion.

Weiterhin beträgt die Reflektion ein Fünftel des ursprünglichen Pulses. Diese Reflektion wird später beim Einstellen des Arbeitspunktes des DIRICH verschwinden. Es zeigt sich, dass der Abgleich funktioniert hat und die Reflektionen minimiert wurden.

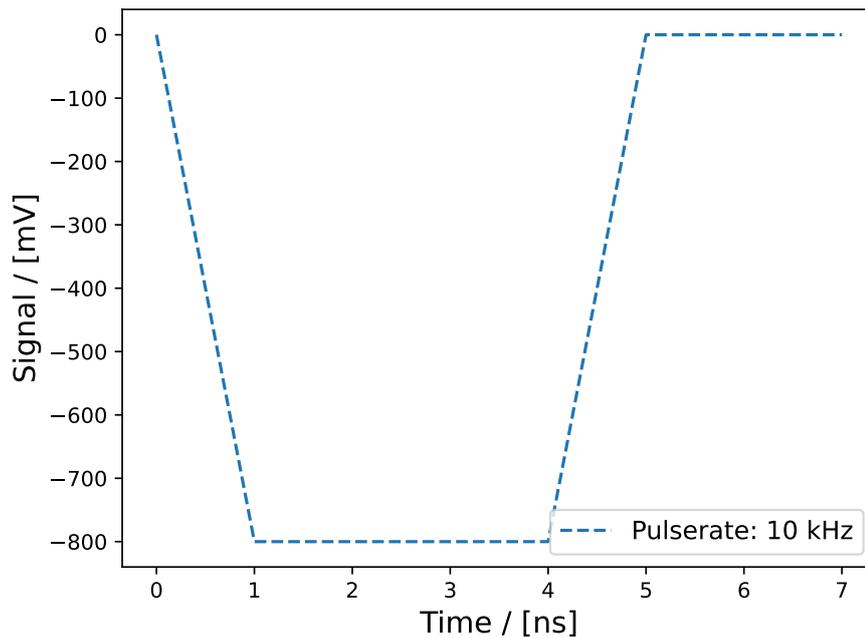


Abbildung 3.1 ♦ Form des Pulses aus dem Signalgenerator, für alle Messungen und Tests verwendet wurde.

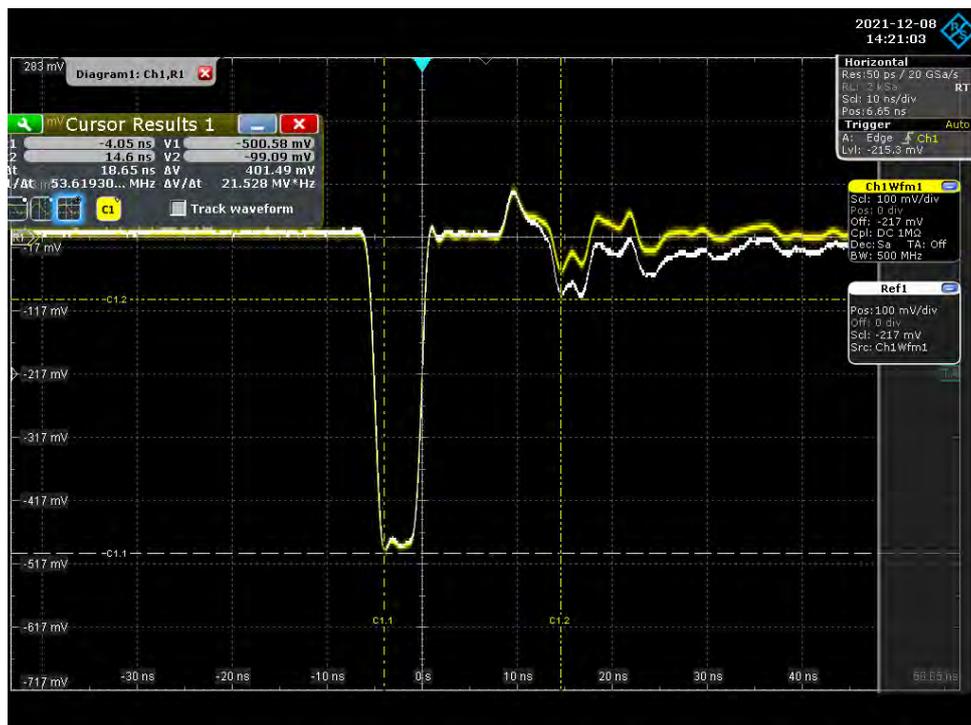


Abbildung 3.2 ♦ Oszilloskop-Bild der Impedanzableichmessung für das Puls-Injektor-Board. Der gelbe Graph stellt die Messung ohne Impedanzabgleich und der weiße Graph die Messung mit Impedanzabgleich dar. Zur Referenz wurden die Zeiten des primär eingespeisten Impulses und der Reflektion markiert. Diese entsprechen genau der Laufzeit des benutzten Kabels.

3.2 Signalsoptimierung für das DIRICH

Nicht nur die Reflektionen der PCB sind interessant, sondern auch die eigentlichen Signale, welche in die Backplane eingespeist werden. Zum ursprünglichen Konzept der alternierenden Pulshöhen, gab es auch Ideen, diese mit anderen Widerständen zu realisieren. Um dem nachzugehen und zu prüfen, ob der erste Entwurf wie gedacht funktioniert, wurde das Signal, welches im DIRICH gemessen wird, untersucht.

Hierzu soll zuerst die zu erwartende Relation zwischen den Pulshöhen betrachtet werden. Die schematische Darstellung zwischen geradem und ungeradem Kanal ist in Abb. 3.3 dargestellt. Hierbei stellt der obere Widerstand den höheren und der untere Widerstand den kleineren Pulsausgang dar.

Mit folgender Rechnung erhält man das Verhältnis zwischen beiden Einstellungen.

$$U_1 = \frac{50\Omega}{1.5k\Omega + 50\Omega} \cdot U_0 \quad (3.1)$$

$$U_2 = \frac{50\Omega}{2.2k\Omega + 50\Omega} \cdot U_0 \quad (3.2)$$

$$U_{ratio} = \frac{U_2}{U_1} \quad (3.3)$$

$$U_{ratio} = 0.69 \quad (3.4)$$

Da auch andere Widerstände gewählt werden können, möchte man nun untersuchen, wie die Signale innerhalb der Ausleseelektronik aussehen. Um sich diesem Aspekt zu widmen, ist es angebracht, einen genaueren Blick auf das Innenleben des DIRICH zu werfen.

Der Schaltplan einer Verstärkerschaltung für einen einzelnen Kanal ist in Abb. 3.4 dargestellt. Der Eingangspuls läuft bei IN1 ein und wird invertiert sowie verstärkt. Dabei liegt auf AMPOUT1 das letztendliche Signal, welches mit einem FPGA verarbeitet wird. Um die Signale, welche in den FPGA laufen zu betrachten, muss eine Sonde zwischen AMPOUT1 und GND gelötet werden. Hierfür wurde eine Aktivprobe gewählt (Abb. 3.5) da diese eine exzellente Auflösung für diesen Messbereich bietet. Aufgrund der Größe der Probe, konnte nur ein einzelnes PCB vermessen werden. Für andere DIRICH war auf der Backplane kein Platz mehr vorhanden.

Somit war es nun möglich, die Signale und vor allem das Übersprungsverhalten innerhalb des DIRICH zu inspizieren, um die Wahl der PCB-Widerstände zu verifizieren. Hierzu wurde das bereits beschriebene Standardsignal aus Abb. 3.1 mit verschiedenen Pulshöhen verwendet. Die Messung dazu findet sich in Abb. 3.6, wobei zwischen niedrigem Kanal und hohem Kanal unterschieden wurde.

Die Graphen mit hohen Pulshöhen sind aufgrund des Oszilloscopes eingeschränkt. Da der Fokus aber auf den Reflektionen und dem Überhang liegt, ist dies trotzdem sehr gut sichtbar. Als erstes ist das zu erwartende Verhältnis der Signal-

amplituden mit 0.70 ± 0.2 für den 500 mV-Graphen im Bereich der theoretisch errechneten Verhältnisse. Eine genauere Betrachtung zu diesem Aspekt findet sich in Abschn. 3.3.

Weiterhin sieht man eine Reflektion in beiden Kanälen bei 0 ns, welche im FPGA nicht mehr relevant wird. Als nächstes ist das Übersprungsverhalten zu betrachten. Die letztendlich genutzte Pulshöhe liegt im Bereich des blauen Graphen. Hierbei findet sich in beiden Kanälen kaum ein ungewöhnliches Verhalten.

Bei einer sehr großen Pulshöhe, wie im grünen und orangefarbenen Graphen, ist eine Oszillation zu sehen, welche aus der Sättigung der Kondensatorschaltung resultiert. Zudem ist bei 25 ns eine weitere Signalreflektion zu erkennen, die sich gerade bei sehr hohen Signalen zeigt. Somit finden sich innerhalb des DIRICH-Vorverstärkers gut zu verwendende Pulse und das gewählte Widerstandsverhältnis kann beibehalten werden.

Nach dem Abschluss dieser vorbereitenden Messungen, kann nun mit dem eigentlichen Test der Backplane fortgefahren werden.

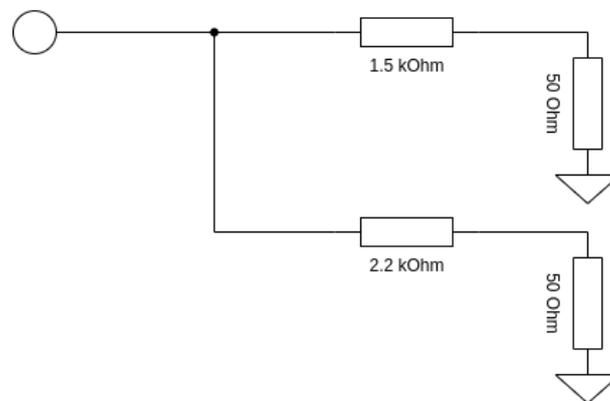


Abbildung 3.3 ♦ *Skizzierter Spannungsteiler der Puls-Injektor-Platine zur Berechnung der Pulshöhenverhältnisse zwischen geraden und ungeraden Kanälen.*

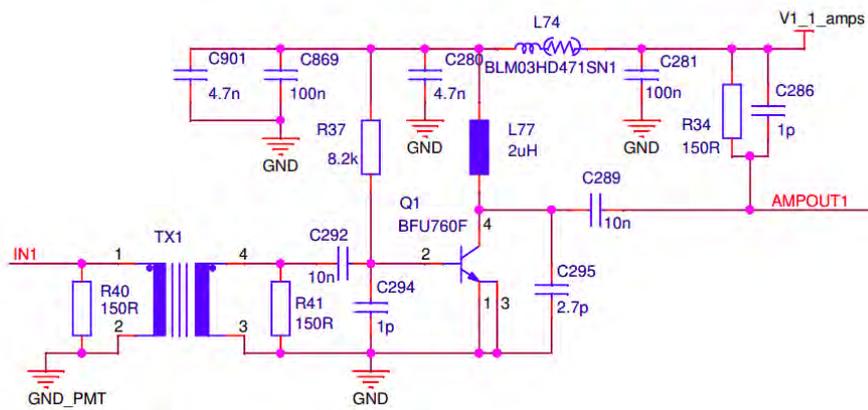


Abbildung 3.4 ♦ Schaltplan des ersten DIRICH-Vorverstärkers. Der Plan ist von links nach rechts zu lesen, da das Eingangssignal von IN1 einläuft und von V1 zum FPGA geht. Die aktive Probe ist zwischen V1 und GND eingelötet und ist somit um die Spannung von AMPOUT1 verschoben.



Abbildung 3.5 ♦ Bild eines DIRICH mit montierter Aktivprobe. Im Vordergrund sind der Konnektor und die Reihe der Vorverstärker zu sehen. Die Fühler der Probe sind dahinter an die SMD-Bauteile verlötet worden. Der Probenkopf selbst wurde mit Faserband auf dem Haupt-FPGA befestigt. Im Hintergrund ist der weiße Anschluss zu sehen, mit welchem die FPGAs auf dem DIRICH programmiert werden können.

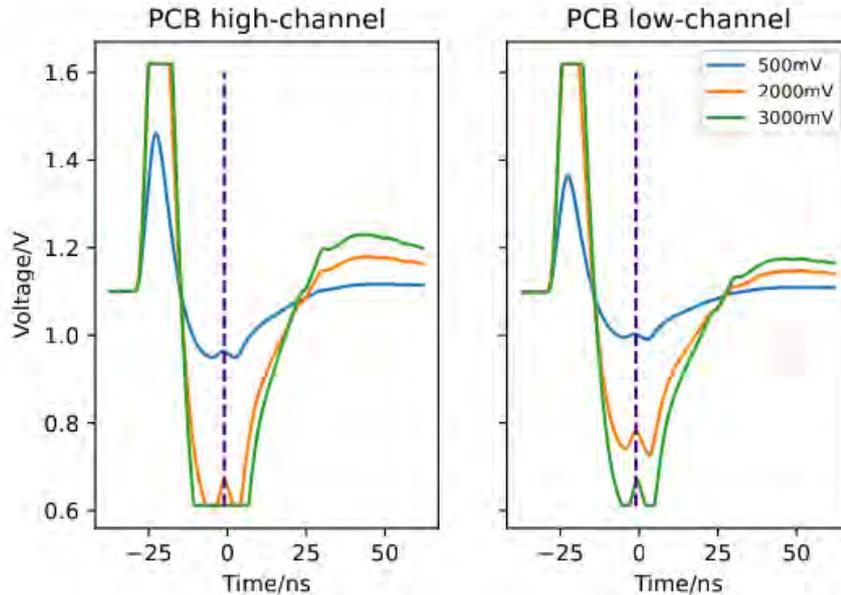


Abbildung 3.6 ♦ Messung der Puls-Injektor-Platinen-Signale innerhalb des DIRICH bei verschiedenen Signalstärken. Die linke Graphik zeigt einen Kanal mit geradem Index und die rechte Seite einen ungeradem Index. Zu sehen sind die unterschiedlichen Pulshöhen für 500mV Eingangssignal. Mit zunehmender Pulshöhen ist ein verstärktes Reflektionsverhalten zu erkennen. Die Hauptpulse sind aufgrund des maximalen Messbereichs des Oszilloskops abgeschnitten.

3.3 Linearität der Auslekette

Nach der Betrachtung der Signale im DIRICH bietet es sich an, einen Schritt weiter zu gehen. Hierbei stellt sich die Frage, wie sich Signale innerhalb der einzelnen Komponenten der Auslekette verhalten.

Anders gesagt: Wie sieht der dynamische Bereich der Auslekette aus?

Dazu werden am Signalgenerator verschiedene Pulshöhen eingestellt. Dann wird das Signal, welches aus dem PCB kommt und das Signal im DIRICH gemessen. Beim PCB werden beide Kanäle vermessen, jedoch wird zunächst der Kanal mit hohem Puls verwendet. Hierzu wird am PCB eine passive Probe und am DIRICH eine aktive Probe verwendet. Es wird dieselbe aktive Probe verwendet, welche auch in Absch. 3.2 verwendet wurde.

Am Oszilloskop wird dann die Pulshöhe des Signals gemessen, wie in Abb. 3.7 dargestellt. Dazu wird der Messbereich auf den Puls eingeschränkt, da die Messung der Pulshöhe von den Pulsreflektionen beeinflusst wird. Weiterhin wird bei jeder Messung auch ein Signalschwellenscan durchgeführt.

Da die aktive Probe nach dem Vorverstärker, aber vor dem FPGA verlötet ist, kann damit ein weiterer Aspekt des dynamischen Bereichs untersucht werden.

Daraus ergibt sich die Grafik aus Abb. 3.8. Die Grafik ist von unten nach oben zu betrachten. Unten befindet sich das Signal aus dem Pulser-Board. In der Mitte ist das Signal im DIRICH nach dem Vorverstärker, weshalb man den Verstärkungsfaktor direkt ablesen kann. Ganz oben sind die Signalschwellenwerte, welche vom FPGA auf dem DIRICH gemessen werden.

Mit einer linearen Regression wurde der Bereich gefittet, welcher in den Back-

planetests verwendet wurde. Hier zeigt sich gut, dass der genutzte Bereich linear ist. Diese Aussage gilt jedoch nur für einen Wertebereich des Signalgenerators bis -1200 mV . Ab einer angelegten Spannung von -1600 mV , findet sich ein Plateau in den Signalschwellen und dem DIRICH-Signal. Hier verbleiben die Eingangssignale der Pulser-Boards weiterhin linear. Somit scheint der Transistor im Vorverstärker des DIRICH ab diesem Punkt gesättigt zu sein.

Um dieses Verhalten genauer zu untersuchen, wurden die Verhältnisse zwischen PCB-Signal und DIRICH-Signal, sowie PCB und Signalschwelle aufgetragen. Dies ist in Abb. 3.9 dargestellt. Bei linearem Verhalten müssten alle Messpunkte horizontal auf einer Linie liegen. Auch hier ist dies bis -1200 mV der Fall. Ab diesem Wert sieht man einen deutlichen Anstieg, was auf ein nicht-lineares Verhalten innerhalb der Verhältnisse schließen lässt.

Dieses Verhalten ist in beiden Messkurven zu sehen, was darauf schließen lässt, dass dieser Effekt sowohl nach dem Vorverstärker als auch im FPGA auftritt. Somit ist das Limit des dynamischen Bereichs durch den Vorverstärker im DIRICH begrenzt. Ein Einfluss auf den dynamischen Bereich durch das PCB ist damit ausgeschlossen.

Da am PCB beide Kanaltypen vermessen wurden, kann man sich im Zuge dieser Untersuchung auch das Verhältnis der Kanäle anschauen. Hierzu wurde das Verhältnis zwischen dem Kanal mit hohem Puls und niedrigem Puls in Abb. 3.10 aufgetragen. Dafür wurden auch die zu erwartenden Verhältnisse aus den Widerstandswerten mit dem Verhältnis der Signalschwellen aus den Backplanetests dargestellt.

Es zeigt sich, dass alle Verhältnisse innerhalb der gemessenen Abweichungen liegen. Da diese Werte mit einer passiven Probe vermessen wurden, sind die Unsicherheiten entsprechend hoch. Der Unterschied zwischen den Verhältnissen lässt sich dadurch erklären, dass hinter der idealisierten PCB Schaltung weitere Widerstände verbaut sind, wodurch das Verhältnis erhöht wird.

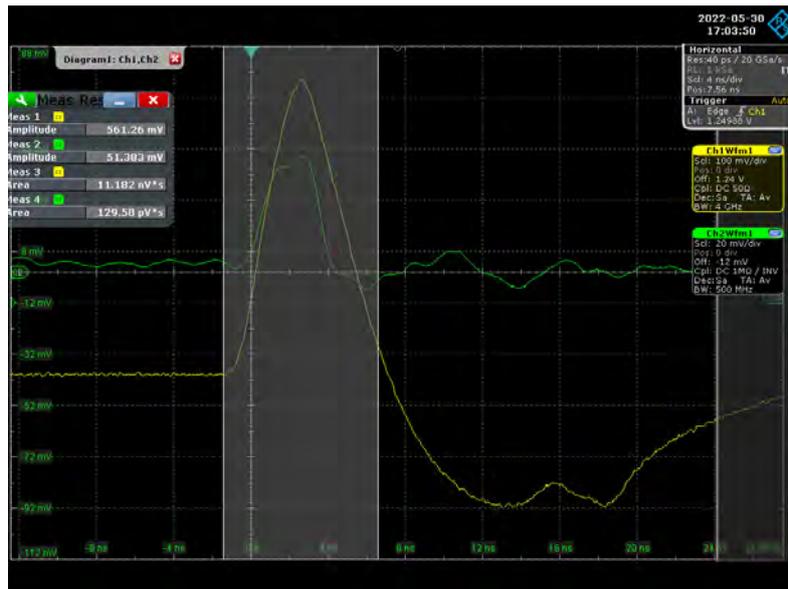


Abbildung 3.7 ♦ Bildschirmaufnahme des Oszilloskops während der Linearitätsmessung. Der grüne Graph beschreibt die Signale, welche aus der Puls-Injektor-Platine kommen. Diese werden mit einer passiven Probe aufgenommen. In gelb ist der Graph für die Messung der Signale im DIRICH nach dem Vorverstärker eingezeichnet. Dies wurde mit einer aktiven Probe aufgenommen. Verschiedene Eigenschaften werden oben links eingezeichnet. Der Messbereich für eben diese ist mit einer grauen Fläche markiert.

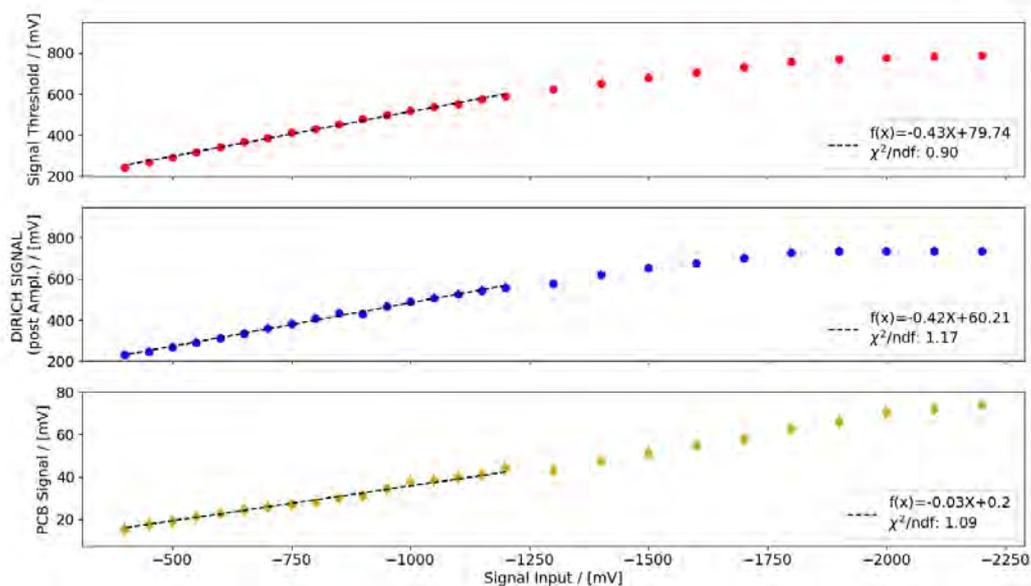


Abbildung 3.8 ♦ Messung des Linearitäts-Tests für den Aufbau. Die untere Grafik beschreibt die Abhängigkeit zwischen Pulshöhe aus dem Signalgenerator und dem Signal, welches aus der Puls-Injektor-Platine kommt. In der mittleren Grafik wird die Pulshöhe auf der x-Achse und dem Signal im DIRICH nach dem Vorverstärker auf der y-Achse gezeigt. Ein Zusammenhang zwischen Pulshöhe aus dem Signalgenerator und den Signalschwellenwerten wird in der oberen Grafik aufgezeigt. In allen Darstellungen wurde eine lineare Funktion an die Werte gefittet. Dies geschah ausschließlich im genutzten Messbereich der Backplane-Tests. Ein Plateau lässt sich ab einem Eingangssignal von -1600 mV in der mittleren und oberen Grafik erkennen.

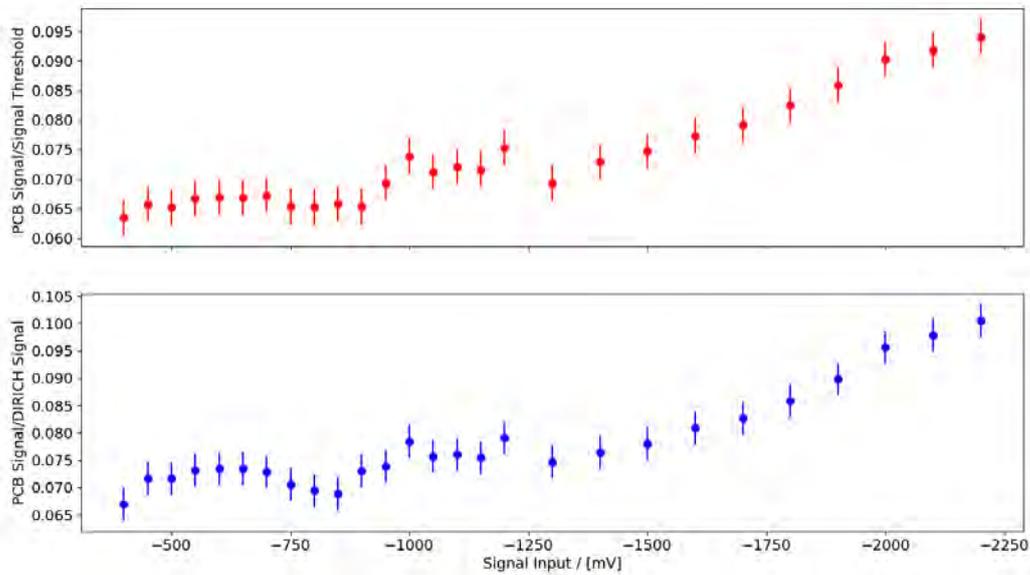


Abbildung 3.9 ♦ *Messung des Linearitäts-Tests als relationelle Darstellung. Oben ist das Verhältnis zwischen Eingangssignal und Signalschwellenwert dargestellt. Unten ist das Verhältnis zwischen Eingangssignal und Signal nach dem Vorverstärker aufgetragen. Gut zu sehen ist das Ende des dynamischen Bereiches in beiden Grafiken bei -1200 mV . Dies lässt sich auf den Vorverstärker im DIRICH zurückführen.*

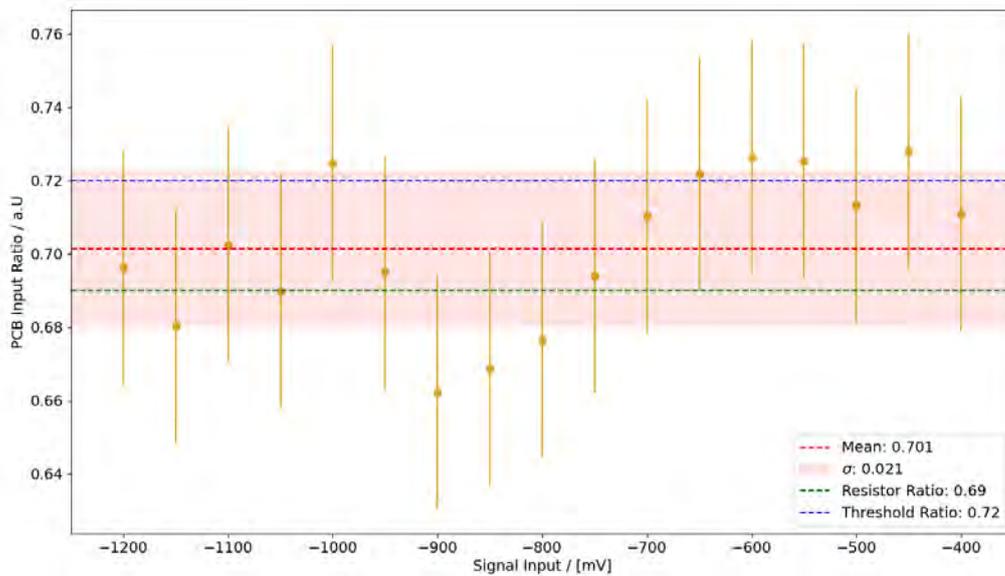


Abbildung 3.10 ♦ *Plot der Relationsmessung zwischen geraden und ungeraden Kanälen des Pulser-Boards. Mittelwert und Standardabweichung dieser Messung sind in rot aufgetragen. In blau ist das zu erwartende Verhältnis aus den Signalschwellenwerten eingezeichnet. Grün ist das Verhältnis aus den Widerstandswerten der Puls-Injektor-Platine eingezeichnet.*

3.4 Reproduzierbarkeit der Messreihen

Nachdem wesentliche Eigenschaften des Teststandes untersucht wurden, soll nun ein Blick auf die Zuverlässigkeit der Tests gelegt werden. Um herauszufinden, wie reproduzierbar die Backplane-Tests sind, wurde die Referenz-Backplane mehrere Male hintereinander vermessen.

Dies wurde insgesamt fünf Mal gemacht. Um die Reproduzierbarkeit zu untersuchen, wurden die Differenzen der Signaschwellen und Rauschbandbreiten zwischen der jeweils vorhergehenden Messung berechnet.

Bei einer schlechten Reproduzierbarkeit eine signifikante Differenz zu erwarten. Der Teststand hätte somit grundlegende systematischen Schwächen.

In Abb. 3.11 wurden dazu die Differenzen der Signalschwellen aller Kanäle aus allen vier Differenzen, in einem kumulierten Histogramm, aufgetragen. Hier liegt der Mittelwert um Null und die Standardabweichung beträgt das doppelte der Scan-Schrittweite.

Der gleiche Ansatz wurde in Abb. 3.12 für die Rauschbandbreite aufgetragen. Auch hier ist der Mittelwert gering. Weiterhin liegt die Standardabweichung weit unter der Scan-Schrittweite.

In der globalen Betrachtung scheint hier keine Systematik zugrunde zu liegen. Man kann sich jedoch auch die Differenz der Kanäle an ihren jeweiligen Positionen anschauen. Somit kann eine Systematik innerhalb des Aufbaus untersucht werden.

Betrachtet man nun die Differenz der Signalschwellen aus Messung eins und zwei, so zeigt Abb. 3.13, dass die Signalschwellen in jedem DIRICH gleichermaßen schwanken. Die DIRICH sind nach ihrer Position auf der Backplane aufgetragen; die Spannungsversorgung liegt in dieser Abbildung ganz links und das Kommunikations-Modul ganz rechts.

Der Vergleich mit der zweiten und dritten Messung in Abb. 3.14 zeigt zudem, dass auch hier keine signifikante Veränderung vorliegt.

Eine ähnliche Betrachtung kann auch für die Differenzen der Rauschbandbreite in jedem einzelnen Kanal gemacht werden.

Dies wurde für Messung eins und zwei in Abb. 3.15 aufgetragen. Hier kann angenommen werden, dass eine Tendenz auf der rechten Seite zu sehen ist, jedoch muss angemerkt werden, dass die Differenzen kleiner sind als die Scan-Schrittweite.

Eine ähnliche Verteilung lässt sich auch in der Messung zwei und drei sehen. Die Abb. 3.16 zeigt hierbei kaum einen Unterschied zur vorhergehenden Messung. Es lässt sich also annehmen, dass die Rauschbandbreite konstant ist und nicht von der Position auf der Backplane abhängt.

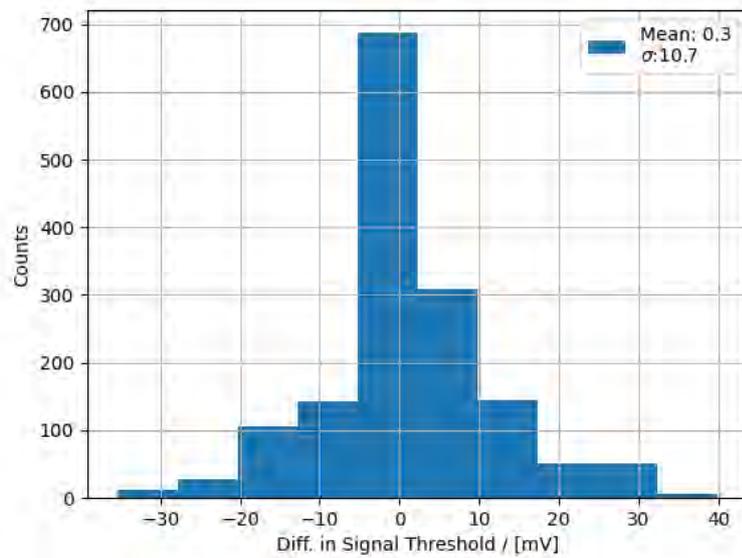


Abbildung 3.11 ♦ *Histogramm der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Schwellenwertsignale aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Alle vier Differenzen wurden zusammengetragen.*

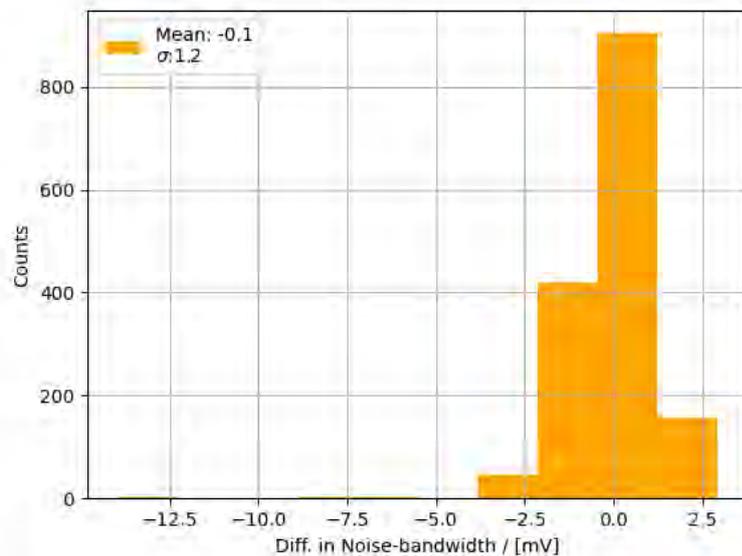


Abbildung 3.12 ♦ *Histogramm der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Rauschbandbreite aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Alle vier Differenzen wurden zusammengetragen.*

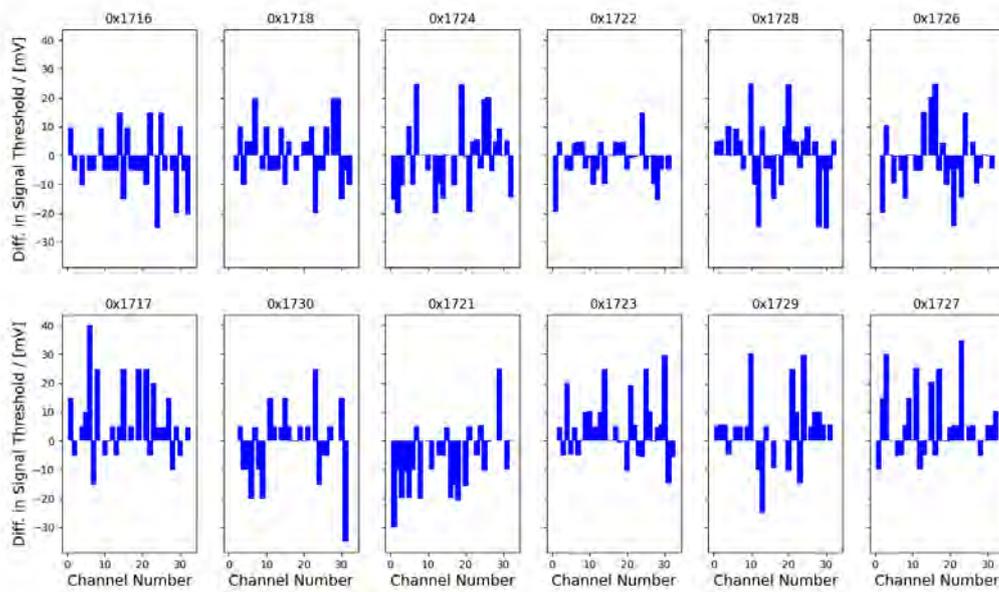


Abbildung 3.13 ♦ Schwelldifferenzen der Referenzmessungen eins und zwei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren jeweils 32 Kanälen. In diesem Bild befindet sich die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.

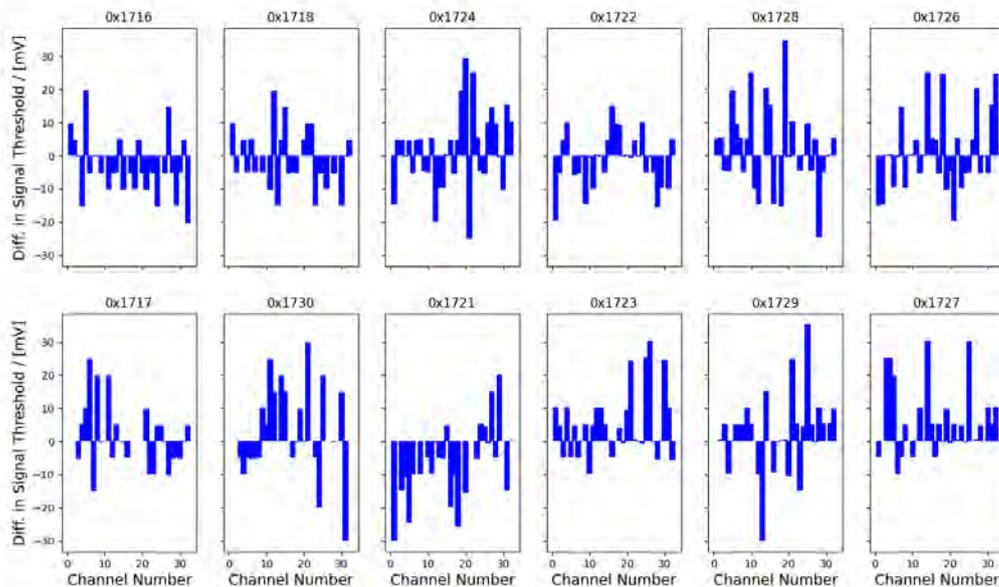


Abbildung 3.14 ♦ Schwelldifferenzen der Referenzmessungen zwei und drei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren jeweils 32 Kanälen. In diesem Bild befindet sich die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.

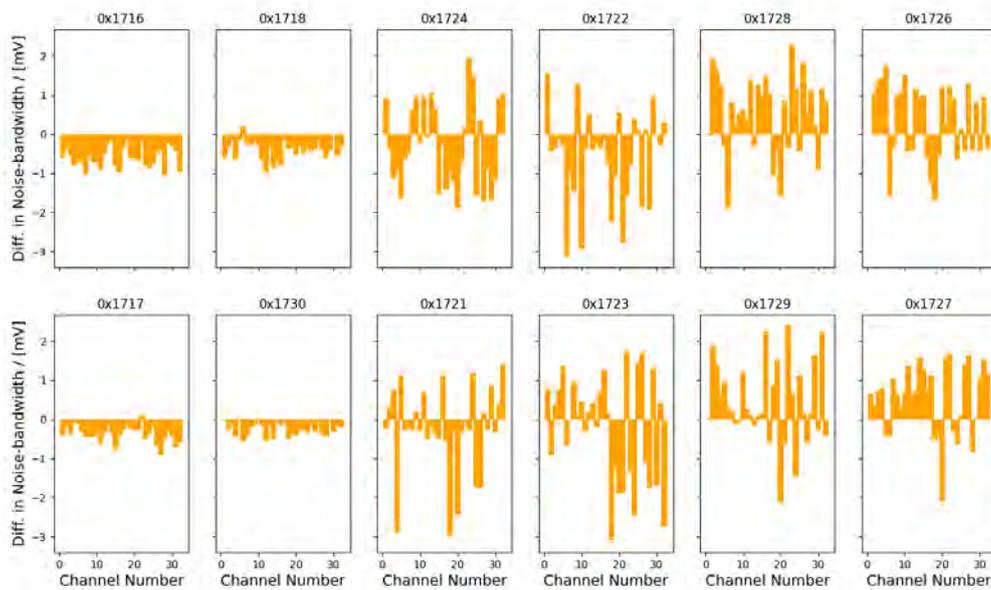


Abbildung 3.15 ♦ Rauschbandbreiten-Differenzen der Referenzmessungen ein und zwei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.

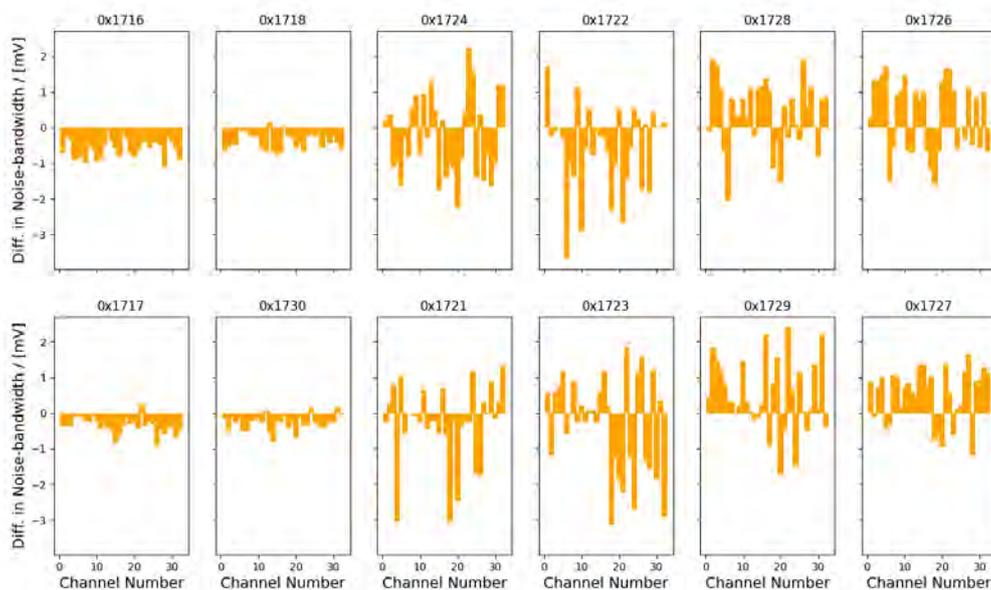


Abbildung 3.16 ♦ Rauschbandbreiten-Differenzen der Referenzmessungen zwei und drei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.

Resultate des Backplane-Tests

“Sie müssen nicht alles bis zur Zerstörung testen, nur um zu sehen, ob Sie es richtig machen.”

– Crowley, *Ein gutes Omen*

Nach der Untersuchung verschiedenster Eigenschaften des Teststandes sollen nun die Ergebnisse der Backplane Tests zu betrachten. Hierzu wird auch ein Blick auf Fehlerursachen geworfen werden. Es soll geklärt werden, welche Fehler repariert werden können, damit möglichst viele Backplanes eingesetzt werden können.

4.1 Ergebnisse

Im Laufe dieser Arbeit wurden insgesamt 230 Backplanes getestet. Die beiden Kameras des RICH-Detektors benötigen insgesamt 196 Backplanes. Ein Ausschuss von maximal 34 Einheiten ist maximal möglich.

Dies entspricht einer Ausfallrate von 14 %. Hier muss erwähnt werden, dass die Randbereiche der Kameras im Notfall mit nicht vollständig funktionierenden Bauteilen bestückt werden kann. Dies liegt an der geringen Signalrate, welche in diesen Bereichen zu erwarten ist.

Wie in Absch. 2.5 beschrieben, gibt es verschiedene Kriterien für die Klassifikation von fehlerhafter Front-End-Elektronik. Die Ergebnisse der Tests nach diesen Kriterien sind in Tab. 4.1 dokumentiert.

Hierbei wurden insgesamt 24 Einheiten, also 10 % der Backplanes, aussortiert. Dies liegt unter der kritischen Grenze für die Testreihen und ist vergleichbar mit den Backplane-Tests bauähnlichem Detektor an der GSI [För22].

Von diesen fehlerhaften Einheiten haben zehn Module eine Auffälligkeit in mindestens einem Kanal. Hierbei wurde der Schwellenwertscan komplett durchgeführt um diese Auffälligkeit zu finden. Die Backplanes wurden im Nachhinein aussortiert.

Als nächstes ist bei sieben Einheiten kein Trigger Signal vorhanden. Da das Triggersignal des Kommunikations-Moduls notwendig für das freestreaming Verfahren ist, wurden diese Backplanes ohne Schwellenwertscan aussortiert. Zuletzt liegen zwei Front-End-Module vor, bei denen keine Kommunikation weder zu der Spannungsversorgung als auch den DIRICH Modulen möglich war. Hier ist entweder der Steckplatz des Kommunikationsmoduls fehlerhaft oder es liegt ein schwerwiegenderes Problem innerhalb des Backplane-Schaltkreises vor. Da bei diesen Backplanes die Startsequenz nicht durchgeführt werden konnte, wurde der Test einige Male wiederholt um diese Art des Fehlers zu bestätigen. Somit ist es nach Beendigung der Testreihen möglich, dass beide Kameras des RICH Detektors umgehend bestückt werden können. Die defekten Module sollen zeitnah an die GSI geschickt werden, um mögliche Reparaturen durchzuführen.

Tabelle 4.1 ♦ *Aufschlüsselung der Front-End Tests. Aufgezeigt sind die verschiedenen Fehler, welche im Laufe der Tests festgestellt wurden.*

N/(Total 230)	Status
206	Ohne Auffälligkeiten
10	Einzelne Kanäle fehlen
7	Trigger Signal nicht vorhanden
5	Einzelne DIRICH nicht ansprechbar
2	Spannungsversorgung fehlt oder kein DIRICH erreichbar

4.2 Fehlerursachen

Nach jedem Backplane-Test wurde dervorgefallen sind Status einer Backplane mit einem Klebepunkt markiert. Hierzu wurde ein grüner Punkt bei einem erfolgreichen Test aufgeklebt. Bei einem fehlerhaften Test wurde ein roter Punkt verklebt. Zudem wurde ein weiterer Punkt am vermuteten Defekt aufgeklebt. In Abb. 4.1 ist dies dargestellt. Gut zu sehen ist die zweite Markierung unten recht, sodass eine Reparatur vereinfacht wird.

Die Fehler aus dem vorhergehenden Abschnitt lassen sich auf drei verschiedene Ursachen zurückführen. Fehlende Kanäle lassen sich generell auf die Stecker der PCB Seite zurückführen. Da in diesem Falle jedes DIRICH ansprechbar ist, stellt der Stecker das einzige schwache Glied in der Auslekette dar. Dieses Problem lässt sich durch erneutes auflöten des Steckers lösen. Da die PCB Stecker einfache 32-Pin Stecker-sind, stellt diese Reparatur kein großes Hindernis dar. Ein Fehlen des Trigger-Signales oder das generelle Fehlen lässt sich auf die DIRICH Stecker zurückverfolgen. Dies liegt daran, dass das Trigger Signal, als auch die Kommunikation mit dem DIRICH, über diesen Punkt der Auslekette läuft. Leider ist dieser Stecker sehr komplex und lässt sich nur mit Spezialwerkzeug an der GSI neu verlöten. Fehlt die Spannungsversorgung oder ist kein DIRICH erreichbar, so liegt das ebenfalls an den entsprechenden Steckern auf der Rückseite, der Backplane.

Sollte ein Lösung durch das Verlöten von neuen Bauteilen nicht erfolgreich sein, so liegt der Fehler weit innerhalb der Backplane. In diesem Falle ist es gut möglich, dass die gedruckten Leiterbahnen innerhalb der Backplane beschädigt sind. Dies ist bei einer solchen Stückzahl durchaus möglich. Bei diesem Fehler ist es nicht mehr möglich die Platte zu reparieren.

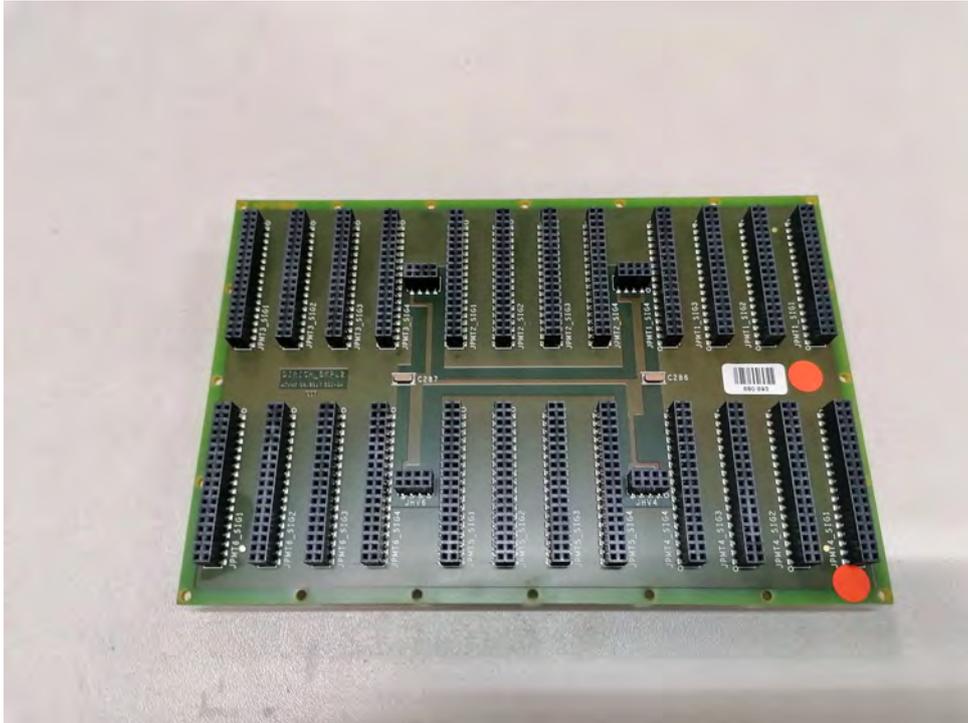


Abbildung 4.1 ♦ Foto einer fehlerhaft getesteten Backplane. Dargestellt ist die Seite für die MAPMTs, gut zu erkennen an den doppelreihigen Steckplätzen, angeordnet in sechs Abschnitten. Ein Barcode zur Identifikation ist auf der rechten Seite zu sehen. Ein roter Punkt neben dem Barcode markiert den Status dieses Moduls. Die Fehlerursache ist mit einem weiteren Klebepunkt gekennzeichnet. Dies erleichtert eine spätere Fehlersuche.

Weitere Untersuchungen

“Wie dem auch sei: Es wurden keine komischen Fragen mehr gestellt; das Risiko, Antworten zu bekommen, war zu groß.”

– Rincewind, *Echt zauberhaft*

Nachdem Abschluss der Tests bietet sollen weitere Eigenschaften des Aufbaus zu untersuchen. Dies wird durch den großen Datensatz, welcher durch die Tests generiert wurde ermöglicht.

Hierbei soll der Effekt des Lüfters auf die Testreihen näher beleuchtet werden. Weiterhin sollen verschiedene Symmetrieaspekte der Schwellenwertscans betrachtet werden.

5.1 Äußere Einflüsse auf den Aufbau

Da sich unter dem Versuchsaufbau ein Lüfter befindet, ist es angebracht auch diesen unter dem Aspekt eines systematischen Fehlers zu untersuchen. Innerhalb des Lüfters befindet sich ein bürstenloser Gleichstrommotor.

Außerdem befindet sich im Lüfterkopf auch eine Platine mit einer Regelschaltung, um den Motor anzusteuern. Aufgrund der sensiblen Messkette innerhalb des Teststands, kann man davon ausgehen, dass auch die elektromagnetische Strahlung des Lüftermotors einen Einfluss hat.

Geht man davon aus, dass der Lüfter isotrop abstrahlt, so ist ein größerer Effekt in den unteren DIRICH zu erwarten. Da der Lüfter in der Mitte positioniert wurde, sollten zudem die zentralen Module stärker betroffen sein als die äußeren.

Um diesen Effekt zu untersuchen, wurde die Referenz-Backplane mit laufendem Lüfter und ohne diesen vermessen. Hierzu wurde die Differenz zwischen den beiden Messungen für jeden einzelnen Kanal berechnet.

Die kumulierte Messung für alle Kanäle wurde in Abb. 5.1 als Histogramm aufgetragen. Hier ist zu sehen, dass der Einfluss des Lüfters in den Differenzen der Signalschwellenwerten zu beobachten ist.

Er beträgt rund das Doppelte der Scan-Schrittweite. Die Unterschiede in den Rauschbandbreiten hingegen sind verschwindend gering. Sie sind zudem auch kleiner als in den Messungen zur Reproduzierbarkeit aus Absch. 3.4.

Betrachtet man nun die Differenzen der Signalschwellenwerte in Abhängigkeit zu

ihrem Platz auf der Backplane, so zeigt Abb. 5.2 ein bemerkenswertes Verhalten. Man sieht deutlich, dass die Differenzen der Signalschwellenwerte gleichverteilt sind und kaum von der Position abhängen. Weiterhin ist keine Tendenz zu sehen, dass in der unteren DIRICH-Reihe eine größere Differenz vorhanden ist. Die äußeren Module sind außerdem weniger betroffen als die inneren.

Dies widerspricht der Annahme einer isotropen Abstrahlung des Lüftermotors. Ein ähnlicher Effekt zeigt sich auch in Abb. 5.2 für die Differenz der Rauschbandbreite. Hier sind die Werte in den unteren, zentralen DIRICH-Modulen nicht verändert.

Es ist eine Tendenz auf der rechten Seite der Backplane zu sehen. Da die einzige Variable in dieser Messung der Lüfter ist, kann man annehmen, dass der Lüftermotor nicht isotrop abstrahlt.

Man kann also davon ausgehen, dass der Motor oder die Steuereinheit Dipoleigenschaften besitzen und somit anisotrop strahlen.

Dieser Effekt kann zudem vom Tisch verstärkt werden, wenn dieser elektromagnetische Strahlung reflektiert.

Der Lüfter hat somit einen nicht symmetrischen Effekt auf die Testreihen.

Der Effekt ist jedoch so klein, dass er mit den Reproduzierbarkeitsmessungen zu vergleichen ist. Fehlerhafte Backplanes konnten trotzdem per Hand identifiziert werden.

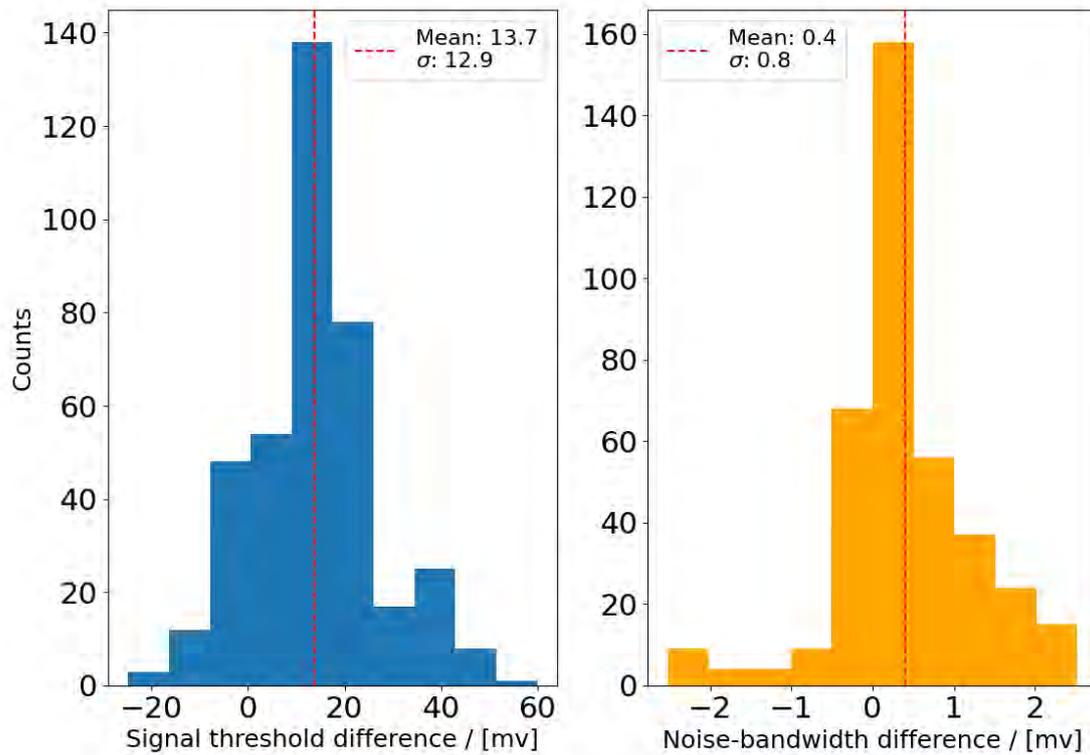


Abbildung 5.1 ♦ *Messung des Lüfter-Effekts. Auf der linken Seite ist das Histogramm, welches die Unterschiede der Schwellenwerte zeigt. Die rechte Seite zeigt die Unterschiede des elektronischen Rauschens als Histogramm. In beiden Grafiken ist der Mittelwert als vertikale Linie eingezeichnet.*

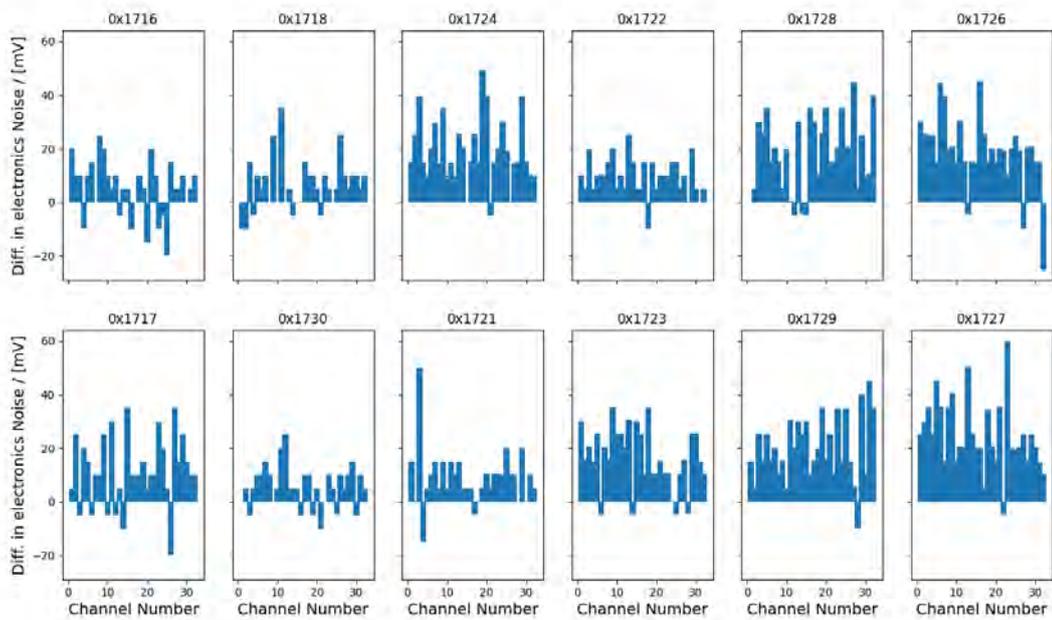


Abbildung 5.2 ♦ *DIRICH-Histogramme der Lüfter-Effekt-Messung für den Signalschwellenwert. Hierbei sind die DIRICH nach Position auf der Backplane angeordnet. Ganz links ist die Spannungsversorgung und ganz rechts das Kommunikations-Modul. Unterhalb befindet sich der Lüfter.*

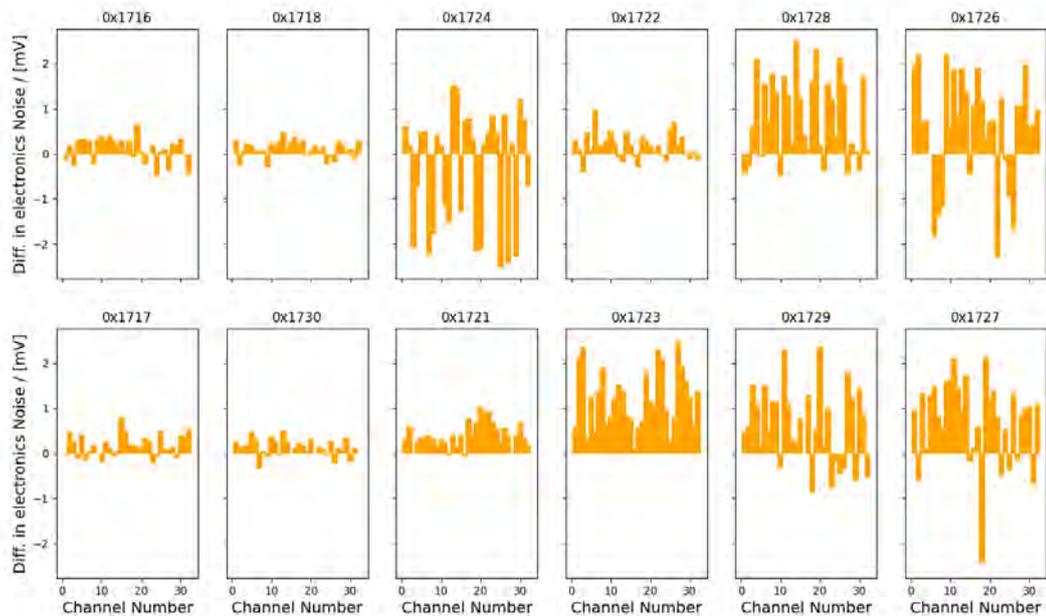


Abbildung 5.3 ♦ *DIRICH-Histogramme der Lüfter-Effekt-Messung für das elektronische Rauschen. Hierbei sind die DIRICH nach Position auf der Backplane angeordnet. Ganz links ist die Spannungsversorgung und ganz rechts das Kommunikations-Modul. Unterhalb befindet sich der Lüfter.*

5.2 Symmetrien innerhalb der Testreihen

Um Aspekte der Testreihen genauer zu betrachten, soll erneut einen Blick auf die Schwellenwertscans zu werfen. Zur Erinnerung ist in Abb. 5.4 ein erfolgreicher Scan dargestellt. Nun mag aufgefallen sein, dass die linke und die rechte Seite eines DIRICH nicht die gleichen Schwellenwerte haben.

Ganz besonders tritt dies in Abb. 5.4 beim DIRICH mit der Bezeichnung 0x1721 auf. Hier sind die Schwellenwerte der ersten 16 Kanäle deutlich höher als die restlichen. Das gleiche Verhalten lässt sich auch in anderen DIRICH-Modulen beobachten.

Um dieses Verhalten zu untersuchen wurden die Schwellenwertscans von allen erfolgreich getesteten Backplanes verwendet und in die linke und rechte Seite aufgeteilt. Trägt man nun die Kanäle der linken und rechten Seite in ein Histogramm auf, so ergibt sich Abb. 5.5. Hier zeigt die linke Grafik das Histogramm für alle Kanäle 1 bis 16, aller DIRICH-Module aus allen Backplane-Tests.

Das Gleiche ist für die Kanäle 17 bis 32 in der rechten Grafik zu sehen.

Es zeigt sich, dass beide Mittelwerte durchaus ähnlich sind.

Jedoch ist dies bei der Standardabweichung nicht der Fall. Die linke Seite aller DIRICH-Module scheint somit generell breiter verteilt zu sein als die rechte.

Für eine bessere Betrachtung dieses Problems wurden die Schwellenwerte und Rauschbandbreiten in Abhängigkeit des Abstandes zur Spannungsversorgung in Abb. 5.6 aufgetragen.

Hierbei wurde wieder zwischen der linken und rechten Seite des DIRICH unterschieden. Diese Darstellung entspricht somit der Rückansicht der Backplane. Ganz rechts in Abb. 5.6 würde sich das Kommunikations-Modul befinden.

Für diese Darstellung wurden auch fehlerhaft getestete Backplanes verwendet. Da in der linken Grafik die Rauschbandbreite dargestellt ist, können die fehlerhaften Backplanes als einzelne Punkte unten links erkannt werden.

In der linken Grafik ist zudem der Unterschied zwischen niedrigem und hohem Puls durch die auseinanderliegenden Verteilungen zu sehen.

Es zeigt sich jedoch insgesamt kein genereller Unterschied zwischen der linken und rechten DIRICH-Seite in den Signalschwellenwerten.

Die rechte Grafik zeigt die Rauschbandbreite für alle Backplanescans mit der Unterscheidung in linke und rechte DIRICH-Seite.

Hier ist kein Unterschied zwischen niedrigem und hohem Signal zu erkennen. Auch hier zeigt sich insgesamt kein genereller Unterschied zwischen der linken und rechten DIRICH-Seite in den Rauschbandbreiten.

Zuletzt kann man sich zudem die Eigenschaften der Kanäle mit niedrigem und hohem Puls anschauen. Hierzu wird in Kanäle mit geraden und ungeraden Kanalnummern unterschieden. Kanäle mit geraden Kanalnummern werden vom PCB mit einem hohen Puls versorgt und Kanäle mit ungeraden Kanalnummern sehen einen kleinen Puls. Nun kann man beide Verteilungen als Histogramm darstellen. In Abb. 5.7 ist dabei gut zu sehen, dass die geraden Kanalnummern im Mittel deutlich über den ungeraden Kanalnummern liegen. Mit einer vergleichsweise kleinen Standardabweichung lässt sich dies auch deutlich trennen. Das Verhältnis aus beiden Mittelwerten liegt innerhalb dem vermessenen Bereich aus Absch. 3.3. Gerade und ungerade Kanäle verhalten sich somit durchaus wie erwartet.

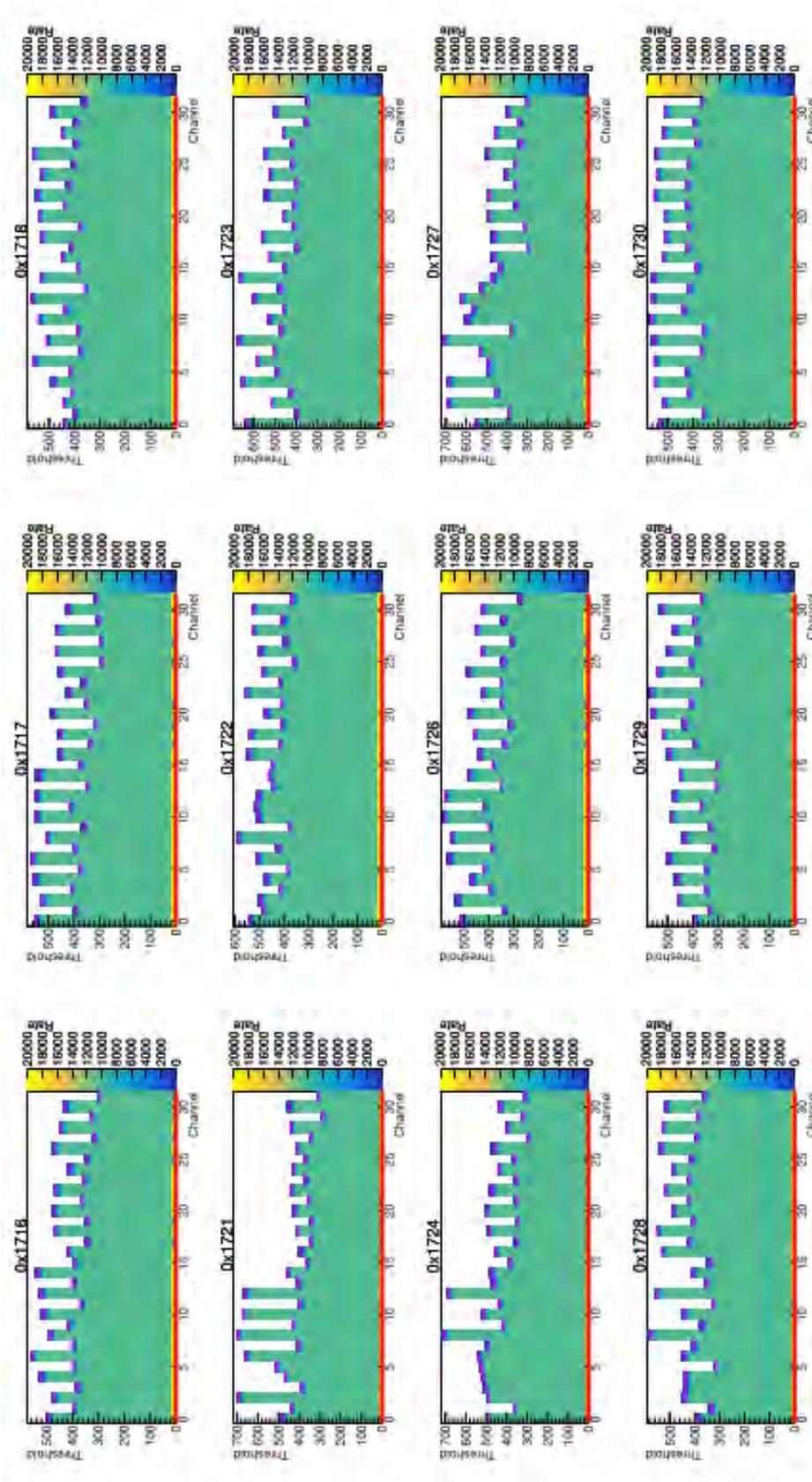


Abbildung 5.4 ♦ Darstellung der Signalschwellen-Histogramme eines erfolgreichen Tests, mit allen am Test beteiligten DIRICH. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Für jedes DIRICH sind alle 32 Kanäle eingezeichnet. In pink ist die Referz-Backplane eingezeichnet. Die alternierenden Kanäle resultieren aus dem Design des Pulser-Boards.

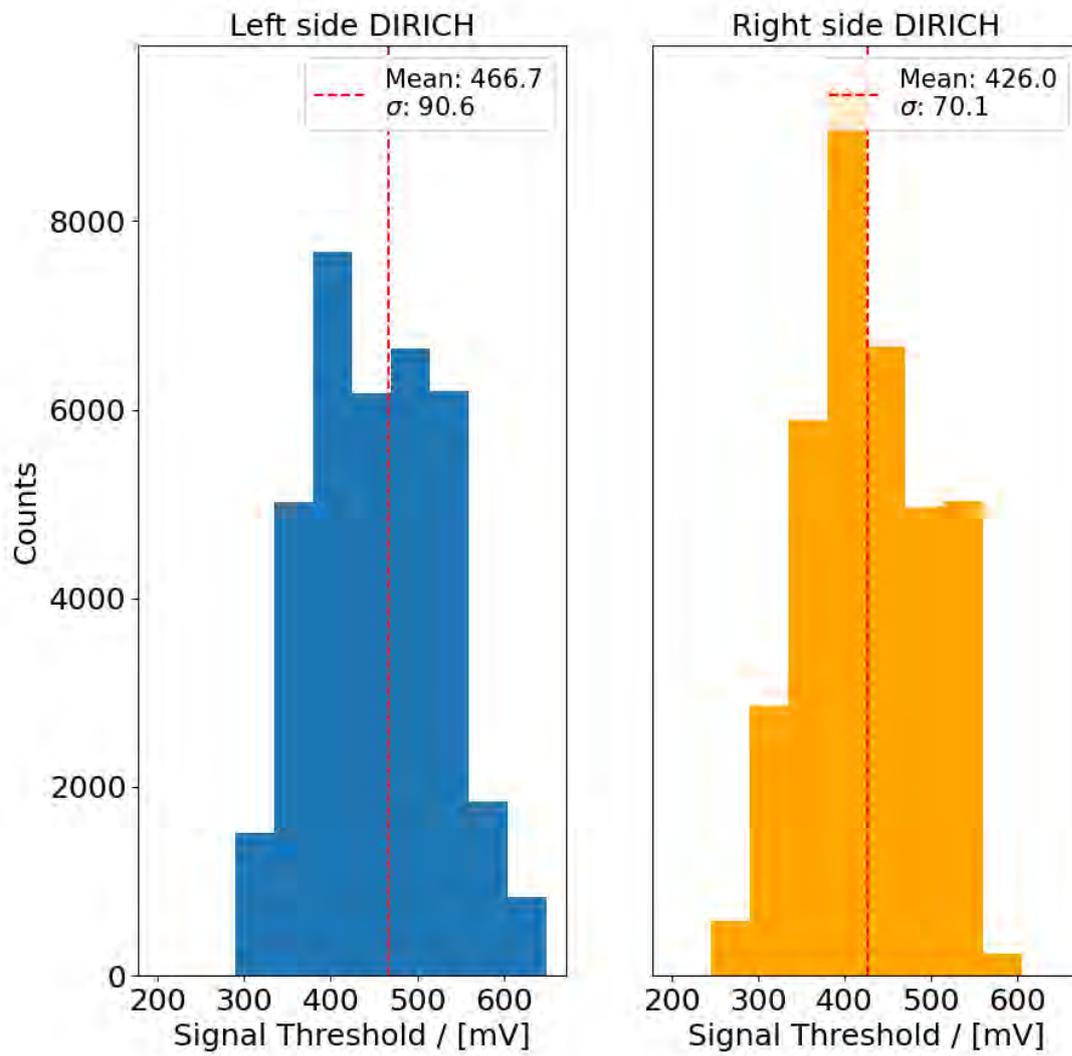


Abbildung 5.5 ♦ *Auswertung der links-rechts-Asymmetrie. Hierzu wurden nur die erfolgreich getesteten Backplanes verwendet. Dargestellt ist auf der linken Seite das Signalschwellenwert-Histogramm für die Kanäle 1 bis 16. Die rechte Seite zeigt die Kanäle 17 bis 32. Als vertikale Linie ist der jeweilige Mittelwert der Verteilung dargestellt.*

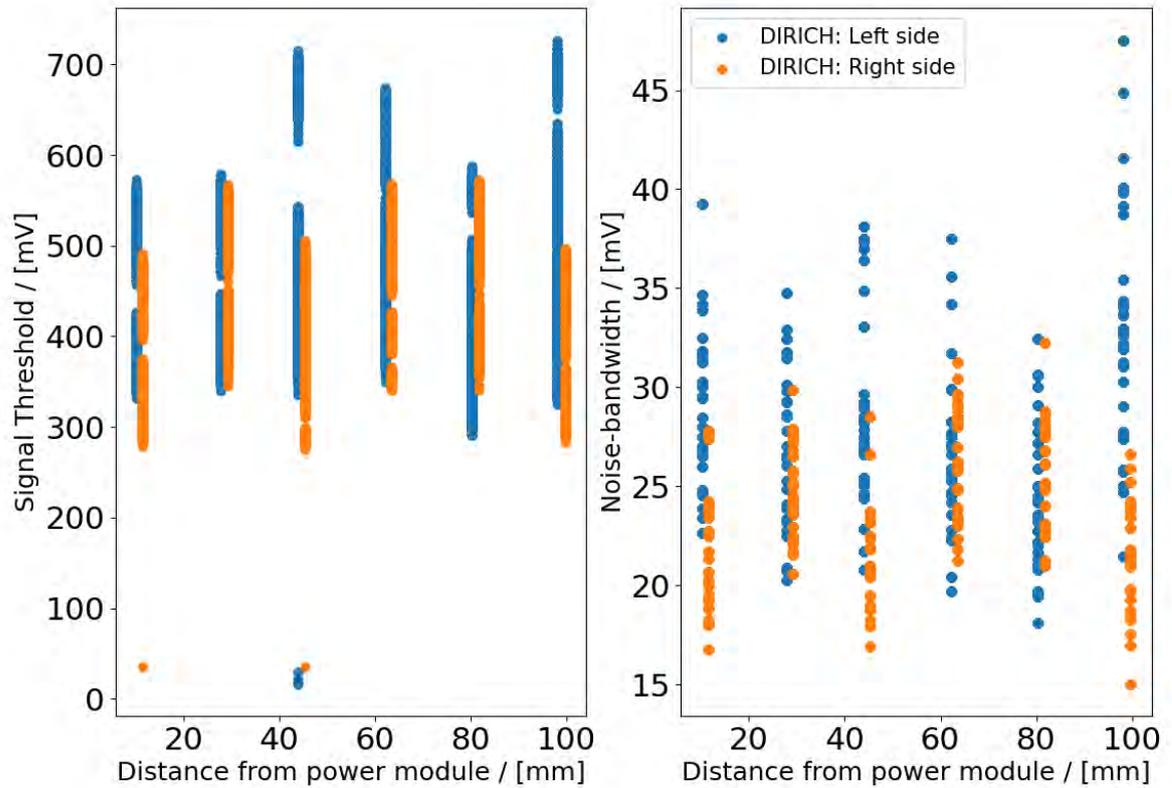


Abbildung 5.6 ♦ *Auswertung der gerade-ungerade-Asymmetrie. Hierzu wurden nur die erfolgreich getesteten Backplanes verwendet. Dargestellt ist auf der linken Seite das Signalschwellenwert-Histogramm für die Kanäle geraden Kanäle. Die rechte Seite zeigt die ungeraden Kanäle. Die rechte Grafik zeigt die gleiche Ausführung für das elektronische Rauschen.*

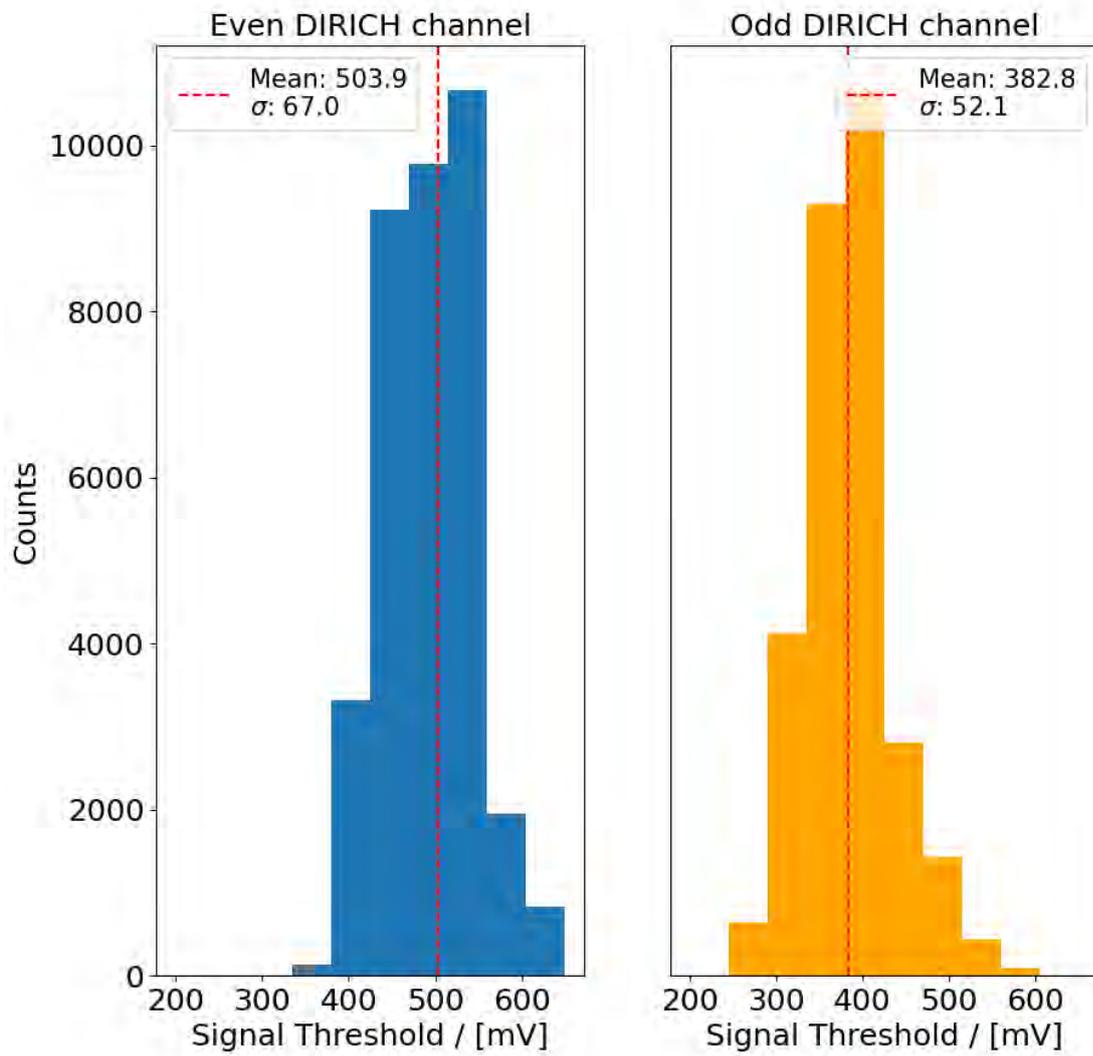


Abbildung 5.7 ♦ *Auswertung der Backplane-Tests. Hierzu wurden alle getesteten Backplanes eingezeichnet. Dargestellt ist in der linken Grafik der Signalschwellenwert eines Kanals in Abhängigkeit zur Spannungsversorgung. Die Ausreißer unten rechts sind nicht-erfolgreich getestete Backplanes. Der Unterschied zwischen geraden und ungeraden Kanal lässt sich erkennen. Als vertikale Linie ist der jeweilige Mittelwert der Verteilung dargestellt.*

Zusammenfassung

”Man kann sich nur für eine gewisse Zeit selbst widersprechen.”

– Terry Pratchett, I. Stewart, J. Cohen, *Die Gelehrten der Scheibenwelt*

Das Ziel dieser Arbeit war die Front-End-Elektronik für den RICH- Detektor am CBM-Experiment zu testen. Hierzu wurden spezielle Pulser-Boards entwickelt, um alle Kanäle gleichzeitig testen zu können. Nach der Abstimmung auf den Versuchsaufbau, wurden mit ihrer Hilfe alle Einheiten getestet.

Um die Aussagekraft der Tests zu untermauern, wurde ein besonderes Augenmerk auf den dynamischen Bereich des Teststandes gelegt. Alle beteiligten Komponenten und Module verhalten sich im eingestellten Messbereich linear und liefern somit ein zuverlässiges Ergebnis. Ein nicht linearer Bereich zeigte sich weit hinter dem genutzten Messbereich.

Weiterhin wurde die Reproduzierbarkeit untersucht. Hierbei stellte sich heraus, dass der Fehler der Reproduzierbarkeit kleiner ist als die Schrittweite des Testscans. Somit kann der systematische Fehler vernachlässigt werden.

Der eigentliche Test hat mit einer Ausschussrate von 10% vergleichbare Ergebnisse erzielt wie ein bauähnliches Schwester-Experiment an der GSI. Hinzu kommt, dass einige der untersuchten Front-End-Module mit einem einfacheren Lötverfahren wieder in einen vollfunktionsfähigen Zustand versetzt werden können. Nur zwei Module sind nicht mehr reparabel.

In zusätzlichen Untersuchungen wurde weiter herausgefunden, dass der verwendete Lüfter im Teststand einen minimalen systematischen Effekt auf die Testprozedur hat. Dieser ist jedoch so klein, dass er die Testergebnisse nicht verfälscht. Ebenfalls wurde herausgefunden, dass der Lüfter nicht isotrope elektromagnetische Strahlung emittiert.

Zusammenfassend ist es somit möglich, die Kameras des RICH-Detektors zeitnah und vollständig zu bestücken.

Abbildungsverzeichnis

1.1	Luftbildaufnahme der FAIR Baustelle nahe Darmstadt. Auf der rechten Seite wird der Beschleunigerring SIS100 gebaut. Detektorgebäude und Administration befindet sich links im Bild. Oben im Bild sind die Gebäude der GSI zu sehen. [GSI22]	3
1.2	Darstellung möglicher Phasen der Kernmaterie und ihrer Übergänge. Hier eingezeichnet in Abhängigkeit zwischen Temperatur T und netto Baryonendichte. [Kre19]	4
1.3	CAD-Entwurf des CBM Experimentes. Der Teilchenstrahl vom SIS100 Beschleuniger läuft hier von links ein. Der alternativ zum RICH verwendeten MUCH-Detektor ist vorne links im Bild auf seiner Parkposition zu sehen. [Kre19]	4
1.4	Skizze zur Entstehung des Cherenkov Lichts. Das geladene Teilchen bewegt sich entlang der x-Achse und emittiert dabei Licht, angedeutet durch die Halbkreise. Der Winkel der Wellenfront kann dabei in Anhängigkeit zur Geschwindigkeit dargestellt werden. [Kre19]	6
1.5	Technisches Design des RICH aus dem Jahr 2013. Teilchen aus den Kollisionen laufen hier von links ein. In blau sind die Spiegel zur Reflektion des Cherenkov-Lichts eingezeichnet. Die Kammer ist in gelb dargestellt, mit einer Halterung in braun. [Pfe22]	6
2.1	Skizze der CBM-RICH-Ausleseketten. In blau ist die Sensorik eingezeichnet. Die Hauptplatine ist in rot und die Ausleseelektronik wird in gelb dargestellt. Mit einer grünen Umrandung sind alle Komponenten eingezeichnet, welche durch eine Steckverbindung verknüpft sind.	8
2.2	Rückseitige Ansicht der Front-End-Elektronik. Auf der linken Seite ist das Modul für die Spannungsversorgung, mit einem 3-Pin-Anschluss oben, einem 24-Pin-Anschluss in der Mitte und einem Hochspannungsanschluss unten. In Zweierreihen in der Mitte sind die DIRICH-Auslesemodule. Ganz rechts ist das Kommunikationsmodul mit zwei Ethernet- und einem Glasfaser-Anschluss.[GSI22]	9
2.3	Frontansicht der RICH-Kamera, welche zur Zeit an der Uni Wuppertal entwickelt wird. Im Vordergrund sind mehrere MAPMTs zur Photonen-Detektion zu sehen. Dahinter das Kernmodul der Front-End-Elektronik, auch Backplane genannt. Im Hintergrund der gefräste Aluminiumrahmen mit Platz für bis zu 98 Backplanes. [Pfe22]	10
2.4	Grundkonzept des Teststandes. Geräte für die Signalverarbeitung sind blau, die Front-End-Elektronik ist rot, die Datenauslese und -verarbeitung sind orange und die Geräte für die systemische Überwachung sind grün.	11

2.5	Aufbau des Backplane-Teststandes, mit Puls-Injektor-Platinen auf der linken und DIRICH-Modulen auf der rechten Seite. Die mit dem 3D-Druckverfahren hergestellte Halterung ist in blau in der Mitte zu sehen. Der Lüfter zur Kühlung der DIRICH-Module ist unter dem Teststand ersichtlich.	11
2.6	CAD-Ansicht der Puls-Injektor-Platine. Auf der linken Seite befinden sich zwei 16-Pin-Stecker für die MAPMT-Anschlüsse. In der Mitte sind die Spannungsteiler zu sehen, welche den Puls auf 32 Kanäle aufteilen. Neben den Spannungsteilern ist der Nebenwiderstand für den Impedanzabgleich. Rechts sind die Montagepunkte eingezeichnet, welche für weitere Bauteile wie z. B. Haltegriffe genutzt werden können.	13
2.7	Schaltplan der Puls-Injektor-Platine. Das Puls des Generators läuft von links ein und wird über die Nebenwiderstände an die DIRICH-Impedanz angepasst. Auf der rechten Seite findet die Aufteilung des Pulses in zwei alternierende Pulsstärken statt. Man beachte, dass die unteren Pins der MAPMT nicht angeschlossen sind. Diese werden im Detektor als Spannungsversorgung der MAPMT verwendet.	13
2.8	Plot des Signalschwellenwertscans für den Kanal 12 im DIRICH 0x1724. Auftragen ist hier die gemessene Rate des Triggersignals gegen die Schwellenspannung im FPGA. Links fällt die Rate auf ein Plateau und bildet damit die Rauschbandbreite. Rechts bricht die Rate ab 680 mV ein. Die Signalschwelle ist der Punkt, an dem die Rate komplett verschwindet.	15
2.9	Darstellung der Signalschwellen-Histogramme eines erfolgreichen Tests, mit allen am Test beteiligten DIRICH. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Für jedes DIRICH sind alle 32 Kanäle eingezeichnet. In pink ist die Referenz-Backplane eingezeichnet. Die alternierenden Kanäle resultieren aus dem Design des Pulser-Boards.	16
2.10	Darstellung der Signalschwellen-Histogramme eines fehlerhaften Tests. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Auf der unteren rechten Seite im Histogramm des DIRICH 0x1730 ist ein fehlender Kanal zu sehen. Der Kanal mit der Nummer 20 zeichnet sich deutlich von der Referenz in pink ab.	17
3.1	Form des Pulses aus dem Signalgenerator, für alle Messungen und Tests verwendet wurde.	21
3.2	Oszilloskop-Bild der Impedanzableichsmessung für das Puls-Injektor-Board. Der gelbe Graph stellt die Messung ohne Impedanzabgleich und der weiße Graph die Messung mit Impedanzabgleich dar. Zur Referenz wurden die Zeiten des primär eingespeisten Impulses und der Reflektion markiert. Diese entsprechen genau der Laufzeit des benutzen Kabels.	21
3.3	Skizzierter Spannungsteiler der Puls-Injektor-Platine zur Berechnung der Pulshöhenverhältnisse zwischen geraden und ungeraden Kanälen.	23

- 3.4 Schaltplan des ersten DIRICH-Vorverstärkers. Der Plan ist von links nach rechts zu lesen, da das Eingangssignal von IN1 einläuft und von V1 zum FPGA geht. Die aktive Probe ist zwischen V1 und GND eingelötet und ist somit um die Spannung von AM-POUT1 verschoben. 24
- 3.5 Bild eines DIRICH mit montierter Aktivprobe. Im Vordergrund sind der Konnektor und die Reihe der Vorverstärker zu sehen. Die Fühler der Probe sind dahinter an die SMD-Bauteile verlötet worden. Der Probenkopf selbst wurde mit Faserband auf dem Haupt-FPGA befestigt. Im Hintergrund ist der weiße Anschluss zu sehen, mit welchem die FPGAs auf dem DIRICH programmiert werden können. 24
- 3.6 Messung der Puls-Injektor-Platinen-Signale innerhalb des DIRICH bei verschiedenen Signalstärken. Die linke Graphik zeigt einen Kanal mit geradem Index und die rechte Seite einen ungeradem Index. Zu sehen sind die unterschiedlichen Pulshöhen für 500 mV Eingangssignal. Mit zunehmender Pulshöhen ist ein verstärktes Reflektionsverhalten zu erkennen. Die Hauptpulse sind aufgrund des maximalen Messbereichs des Oszilloskops abgeschnitten. 25
- 3.7 Bildschirmfoto des Oszilloskops während der Linearitätsmessung. Der grüne Graph beschreibt die Signale, welche aus der Puls-Injektor-Platine kommen. Diese werden mit einer passiven Probe aufgenommen. In gelb ist der Graph für die Messung der Signale im DIRICH nach dem Vorverstärker eingezeichnet. Dies wurde mit einer aktiven Probe aufgenommen. Verschiedene Eigenschaften werden oben links eingezeichnet. Der Messbereich für eben diese ist mit einer grauen Fläche markiert. 27
- 3.8 Messung des Linearitäts-Tests für den Aufbau. Die untere Grafik beschreibt die Abhängigkeit zwischen Pulshöhe aus dem Signalgenerator und dem Signal, welches aus der Puls-Injektor-Platine kommt. In der mittleren Grafik wird die Pulshöhe auf der x-Achse und dem Signal im DIRICH nach dem Vorverstärker auf der y-Achse gezeigt. Ein Zusammenhang zwischen Pulshöhe aus dem Signalgenerator und den Signalschwellenwerten wird in der oberen Grafik aufgezeigt. In allen Darstellungen wurde eine lineare Funktion an die Werte gefittet. Dies geschah ausschließlich im genutzten Messbereich der Backplane-Tests. Ein Plateau lässt sich ab einem Eingangssignal von -1600 mV in der mittleren und oberen Grafik erkennen. 27
- 3.9 Messung des Linearitäts-Tests als relationelle Darstellung. Oben ist das Verhältnis zwischen Eingangssignal und Signalschwellenwert dargestellt. Unten ist das Verhältnis zwischen Eingangssignal und Signal nach dem Vorverstärker aufgetragen. Gut zu sehen ist das Ende des dynamischen Bereiches in beiden Grafiken bei -1200 mV. Dies lässt sich auf den Vorverstärker im DIRICH zurückführen. 28

- 3.10 Plot der Relationsmessung zwischen geraden und ungeraden Kanälen des Pulser-Boards. Mittelwert und Standardabweichung dieser Messung sind in rot aufgetragen. In blau ist das zu erwartende Verhältnis aus den Signalschwellenwerten eingezeichnet. Grün ist das Verhältnis aus den Widerstandswerten der Puls-Injektor-Platine eingezeichnet. 28
- 3.11 Histogramm der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Schwellenwertsignale aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Alle vier Differenzen wurden zusammengetragen. 30
- 3.12 Histogramm der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Rauschbandbreite aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Alle vier Differenzen wurden zusammengetragen. 30
- 3.13 Schwellenwert Differenzen der Referenzmessungen eins und zwei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren jeweils 32 Kanälen. In diesem Bild befindet sich die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter. . 31
- 3.14 Schwellenwert Differenzen der Referenzmessungen zwei und drei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren jeweils 32 Kanälen. In diesem Bild befindet sich die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter. . 31
- 3.15 Rauschbandbreiten-Differenzen der Referenzmessungen ein und zwei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter. 32
- 3.16 Rauschbandbreiten-Differenzen der Referenzmessungen zwei und drei. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben denen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter. 32
- 4.1 Foto einer fehlerhaft getesteten Backplane. Dargestellt ist die Seite für die MAPMTs, gut zu erkennen an den doppelreihigen Steckplätzen, angeordnet in sechs Abschnitten. Ein Barcode zur Identifikation ist auf der rechten Seite zu sehen. Ein roter Punkt neben dem Barcode markiert den Status dieses Moduls. Die Fehlerursache ist mit einem weiteren Klebepunkt gekennzeichnet. Dies erleichtert eine spätere Fehlersuche. 36

5.1	Messung des Lüfter-Effekts. Auf der linken Seite ist das Histogramm, welches die Unterschiede der Signalschwellenwerte zeigt. Die rechte Seite zeigt die Unterschiede des elektronischen Rauschens als Histogramm. In beiden Grafiken ist der Mittelwert als vertikale Linie eingezeichnet.	39
5.2	DIRICH-Histogramme der Lüfter-Effekt-Messung für den Signalschwellenwert. Hierbei sind die DIRICH nach Position auf der Backplane angeordnet. Ganz links ist die Spannungsversorgung und ganz rechts das Kommunikations-Modul. Unterhalb befindet sich der Lüfter.	40
5.3	DIRICH-Histogramme der Lüfter-Effekt-Messung für das elektronische Rauschen. Hierbei sind die DIRICH nach Position auf der Backplane angeordnet. Ganz links ist die Spannungsversorgung und ganz rechts das Kommunikations-Modul. Unterhalb befindet sich der Lüfter.	40
5.4	Darstellung der Signalschwellen-Histogramme eines erfolgreichen Tests, mit allen am Test beteiligten DIRICH. Die DIRICH-Darstellung ist aufsteigend nach DIRICH-Nummer. Für jedes DIRICH sind alle 32 Kanäle eingezeichnet. In pink ist die Referz-Backplane eingezeichnet. Die alternierenden Kanäle resultieren aus dem Design des Pulser-Boards.	43
5.5	Auswertung der links-rechts-Asymmetrie. Hierzu wurden nur die erfolgreich getesteten Backplanes verwendet. Dargestellt ist auf der linken Seite das Signalschwellenwert-Histogramm für die Kanäle 1 bis 16. Die rechte Seite zeigt die Kanäle 17 bis 32. Als vertikale Linie ist der jeweilige Mittelwert der Verteilung dargestellt. .	44
5.6	Auswertung der gerade-ungerade-Asymmetrie. Hierzu wurden nur die erfolgreich getesteten Backplanes verwendet. Dargestellt ist auf der linken Seite das Signalschwellenwert-Histogramm für die Kanäle geraden Kanäle. Die rechte Seite zeigt die ungeraden Kanäle. Die rechte Grafik zeigt die gleiche Ausführung für das elektronische Rauschen.	45
5.7	Auswertung der Backplane-Tests. Hierzu wurden alle getesteten Backplanes eingezeichnet. Dargestellt ist in der linken Grafik der Signalschwellenwert eines Kanals in Abhängigkeit zur Spannungsversorgung. Die Ausreißer unten rechts sind nicht-erfolgreich getestete Backplanes. Der Unterschied zwischen geraden und ungeraden Kanal lässt sich erkennen. Als vertikale Linie ist der jeweilige Mittelwert der Verteilung dargestellt.	46
A.1	Histogramme der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Schwellenwertsignale aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Dargestellt sind die Histogramme der vier einzelnen Deifferenzmessungen.	59

A.2	Histogramme der Reproduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Rauschbandbreiten aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Dargestellt sind die Histogramme der vier einzelnen Differenzmessungen.	61
A.3	Schwellenwert Differenzen der Referenzmessungen drei und vier. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.	61
A.4	Schwellenwert Differenzen der Referenzmessungen vier und fünf. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.	62
A.5	Rauschbandbreiten Differenzen der Referenzmessungen drei und vier. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.	62
A.6	Rauschbandbreiten Differenzen der Referenzmessungen vier und fünf. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.	63
A.7	Integrierter Linearitäts-Test. Links, der Plot für das integrierte Signal innerhalb des DIRICH. Auf der rechten Seite das integrierte Signal des Pulser-Boards. Der dargestellte Bereich entspricht dem verwendeten Messebereich der Backplane-Tests. Beide Darstellungen zeigen einen linearen dynamischen Bereich.	63

Tabellenverzeichnis

- 4.1 Aufschlüsselung der Front-End Tests. Aufgezeigt sind die verschiedenen Fehler, welche im Laufe der Tests festgestellt wurden. 34

Appendix

A.1 Zusätzliche Bilder für Kapitel 2

A.2 Zusätzliche Bilder für Kapitel 3

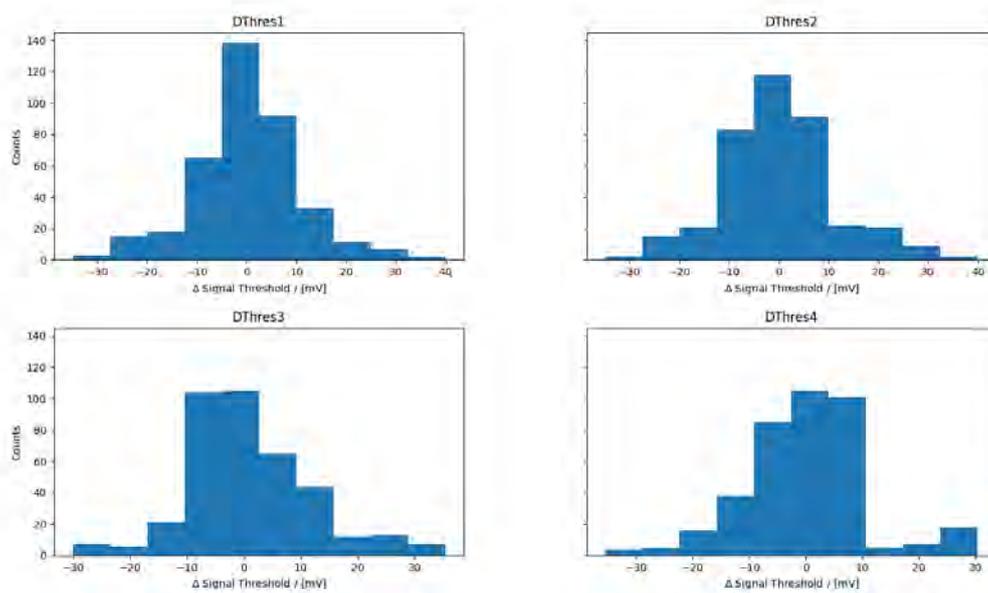


Abbildung A.1 ♦ *Histogramme der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Schwellenwertsignale aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Dargestellt sind die Histogramme der vier einzelnen Deifferenzmessungen.*

Listing A.1 ♦ *Test Skript für die Backplane-Tests; geschrieben in Python3.9.5*

try :

```
print("Starup in Progress...")
os.system(f"{dir_startup}startup.sh > {dir_save}/Log_Startup.txt")
print("Startup finished")
except Exception:
print("Startup Failed",Exception)
sys.exit()
    if len(subprocess.Popen("trbcmd i 0xffff", shell=True,
        try:
            print("Start Scan")
            os.system(f". {dir_execute}/setLD && {dir_execute}/
            print("Scan complete")
                except Exception:
            print("Scan failed",Exception)
            sys.exit()
        try:
            print("Plotting Result")
            os.system(f"{dir_plot}/BPL_convert_thres_test {dir_save}
            os.system(f"{dir_plot}/BPL_convert_noise_test {dir_save}
            print("Test complete")
            except Exception:
            print("No Picasso Error",Exception)
    else:
print("Full Stack Error")
sys.exit()
        except IndexError:
            print("No ID Argument")
            sys.exit()
```

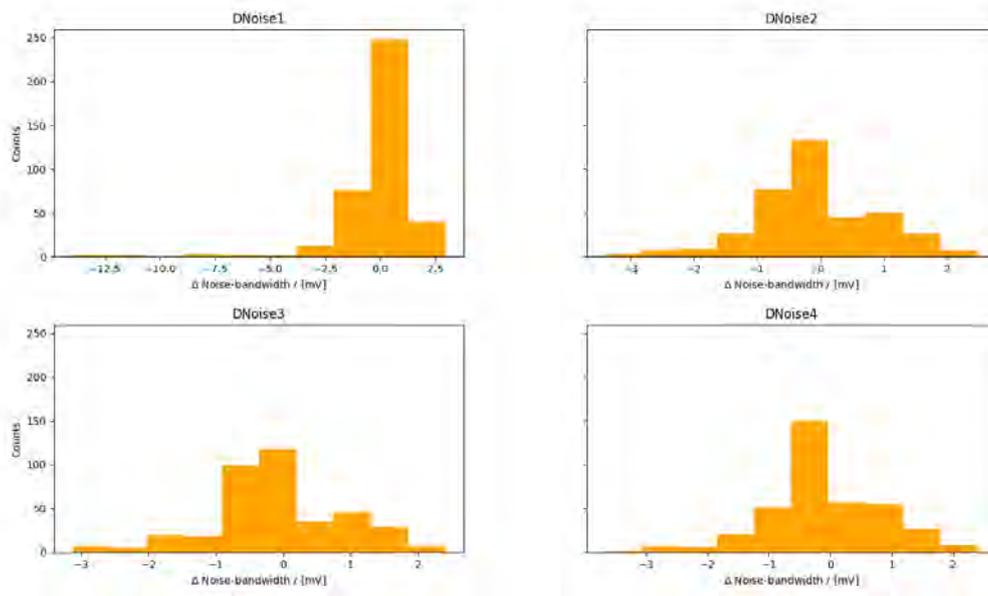


Abbildung A.2 ♦ *Histogramme der Reporduzierbarkeitsmessungen. Aufgetragen ist hier die Differenz der Rauschbandbreiten aus allen Kanälen. Es wurden fünf Backplane-Tests durchgeführt und daraus jeweils die Differenz gebildet. Dargestellt sind die Histogramme der vier einzelnen Differenzmessungen.*

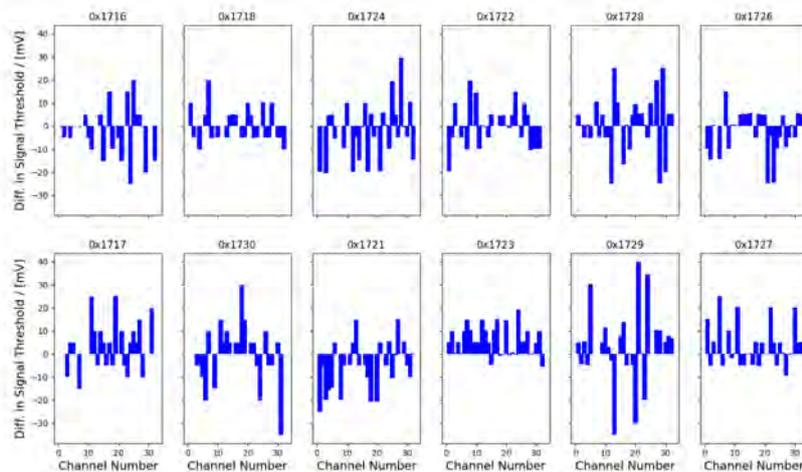


Abbildung A.3 ♦ *Schwellenwert Differenzen der Referenzmessungen drei und vier. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Moudl neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.*

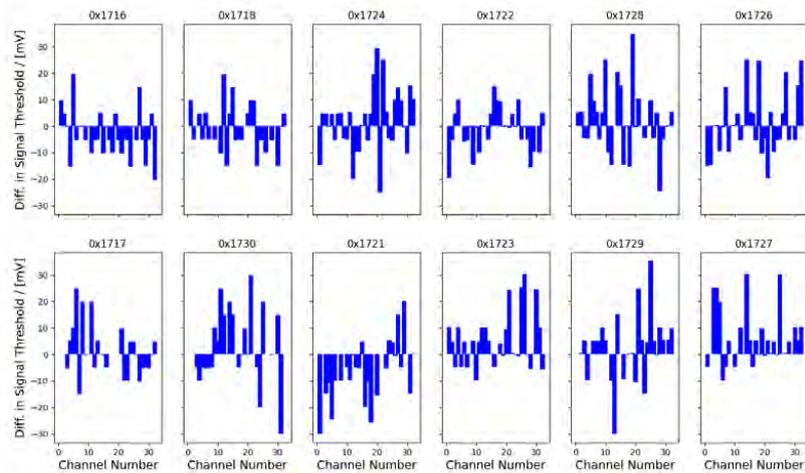


Abbildung A.4 ♦ *Schwellenwert Differenzen der Referenzmessungen vier und fünf. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Moudl neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.*

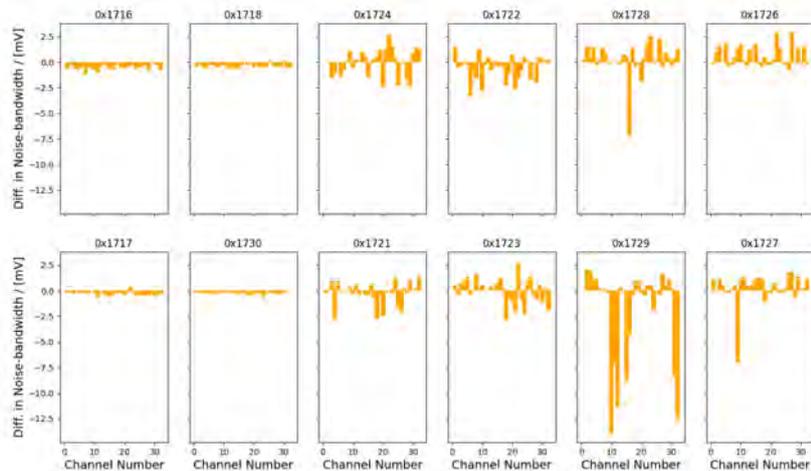


Abbildung A.5 ♦ *Rauschbandbreiten Differenzen der Referenzmessungen drei und vier. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Moudl neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.*

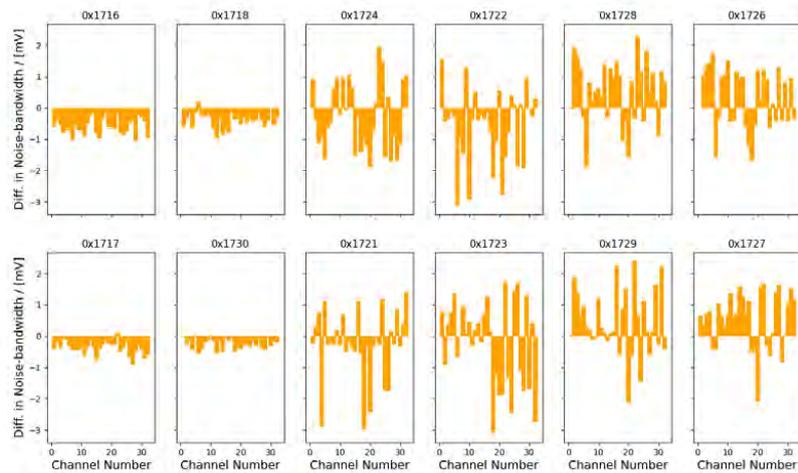


Abbildung A.6 ♦ *Rauschbandbreiten Differenzen der Referenzmessungen vier und fünf. Dargestellt sind alle DIRICH Module an ihrem Platz auf der Backplane mit ihren 32 Kanälen. In diesem Bild ist die Spannungsversorgung neben den Modulen links und das Kommunikations-Modul neben den Modulen auf der rechten Seite. Unterhalb der Module 0x1721 und 0x1723 befindet sich der Lüfter.*

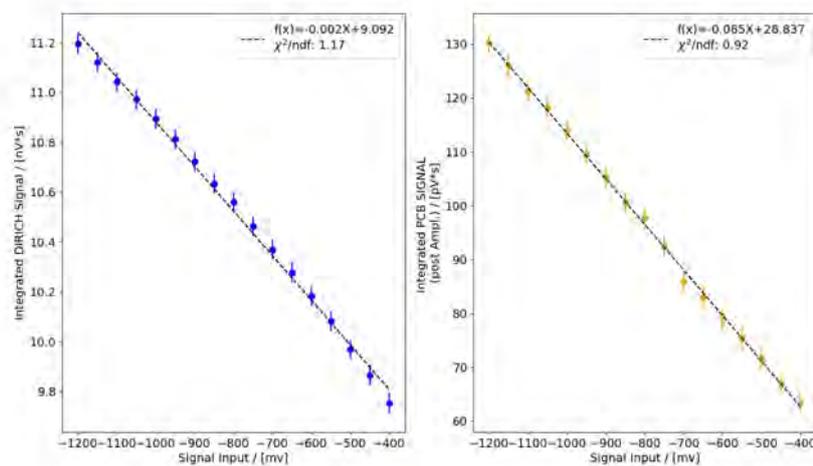


Abbildung A.7 ♦ *Integrierter Linearitätstest. Links, der Plot für das integrierte Signal innerhalb des DIRICH. Auf der rechten Seite das integrierte Signal des Pulser-Boards. Der dargestellte Bereich entspricht dem verwendeten Messebereich der Backplane-Tests. Beide Darstellungen zeigen einen linearen dynamischen Bereich.*

Literatur

- [17] *mCBM@SIS18*. Techn. Ber. CBM. Darmstadt, 2017, 58 S. DOI: 10.15120/GSI-2019-00977. URL: <https://repository.gsi.de/record/220072>.
- [För22] Jörg Förtsch. *Mail : RE: HADES RICH*. Private Mitteilung via mail 2020-07-05 13:272. 2022.
- [GSI22] G. Otto (GSI). *GSI Bildersammlung*. Alle Rechte vorbehalten. 2022.
- [Höh13] *Technical Design Report for the CBM Ring Imaging Cherenkov Detector*. Techn. Ber. 2013, 215 p. URL: <https://repository.gsi.de/record/65526>.
- [Kor+20] Grzegorz Korcyl u. a., Hrsg. *A Users Guide to the TRB3 and FPGA-TDC Based Platforms*. TRB Collaboration, GSI, Aug. 2020. URL: <http://jspc29.x-matter.uni-frankfurt.de/docu/trb3docu.pdf>.
- [Kre19] Ievgenii Kres. “Optimization of the CBM-RICH detector geometry and its use for the reconstruction of neutral mesons using conversion method”. Diss. Fakultät für Mathematik und Naturwissenschaften, 2019.
- [Pau22] Christian Pauly. *Mail : Platine für Pulser*. Private Mitteilung via mail 2022-03-29 14:08. 2022.
- [Pfe22] Dennis Pfeifer. *Mail : RE: Bilder CBM RICH*. Private Mitteilung via mail 2022-06-30 13:272. 2022.
- [Sub22] Pavish Subramani. *Mail : RE: Power-Module influence*. Private Mitteilung via mail 2022-05-03 11:27. 2022.
- [TK17] M. Traxler und H. Kayan. *DiRICH3*. accessed on 2020-10-05 14:01. Nov. 2017. URL: http://jspc29.x-matter.uni-frankfurt.de/trb/schematics/dirich3_all.pdf.

Danksagung

An dieser Stelle möchte ich mich bei all denjenigen bedanken, die mich während der Anfertigung dieser Masterarbeit unterstützt und motiviert haben.

Als erstes möchte ich mich bei meinen Eltern bedanken, die immer an mich geglaubt haben. Auch in schwereren Zeiten war es stets nicht die Frage ob, sondern wie ich weiter machen soll. Dieser Rückhalt bedeutet mir sehr viel.

Christian Pauly sei an dieser Stelle auch erwähnt. Er hatte immer ein offenes Ohr für mich frei. Ich freue mich sehr mit Ihm zusammen gearbeitet zu haben. Das Mittwoch-Ritual und die Pfeffermühle deiner Großmutter werde ich nicht vergessen.

Auch Jörg Förtsch verdanke ich seine vorbildliche Hilfsbereitschaft und Freundlichkeit. Vielen Dank für deine Hilfe bei Software und Perspektive.

Weiter möchte ich mich bei Prof. Karl-Heinz Kampert bedanken. Ohne ihn hätte ich 2015 nicht den Entschluss gefasst an der Bergischen Universität zu studieren. Kein Professor kann eine so leckere Feuerzangen-Bowle machen und sorgt für solch ein angenehmes Arbeitsklima.

Ein besonderer Dank gilt Dr. med. Christian Wolff, ohne dessen Hilfe ich nicht diese Arbeit geschrieben hätte. Danke für die vielen Jahre der Betreuung und Behandlung. Danke, dass Sie mir geholfen haben, diesen Berg zu erklimmen. Ihre Hilfe ist eine der wertvollsten Dinge die mir wiederfahren sind.

Abschließend möchte ich mich bei Sabine bedanken, die sich heldenhaft durch meine Texte gekämpft hat. Danke, dass du stets an meiner Seite bist und an mich glaubst.

Urs Große-Rhode

Wuppertal, 4. Oktober 2022

Name, Vorname:

Erklärung

gem. § 17 Abs. 6 PO

Hiermit erkläre ich, dass ich die von mir eingereichte Abschlussarbeit (Master-Thesis) selbständig verfasst, keine anderen als die angegebenen Quellen und Hilfsmittel benutzt sowie die Stellen der Abschlussarbeit, die anderen Werken dem Wortlaut oder Sinn nach entnommen wurden, in jedem Fall unter Angabe der Quelle als Entlehnung kenntlich gemacht habe. Entsprechendes gilt für beigegebene Zeichnungen, Kartenskizzen und Darstellungen.

Sollten entsprechend der Themenstellung ggf. Vorarbeiten des Forschungsprojektes in die Abschlussarbeit eingeflossen sein, so habe ich dieses gekennzeichnet bzw. als Anhang nachgewiesen.

.....
Datum

.....
Unterschrift

Einverständniserklärung

Ich bin damit einverstanden, dass meine Abschlussarbeit wissenschaftlich interessierten Personen oder Institutionen und im Rahmen von externen Qualitätssicherungsmaßnahmen des Studienganges zur Einsichtnahme zur Verfügung gestellt werden kann. Korrektur- oder Bewertungshinweise in meiner Arbeit dürfen nicht zitiert werden.

.....
Datum

.....
Unterschrift